

Schlussbericht vom 30.10.2024

zu IGF-Vorhaben Nr. 337 EBG

Thema

Fortschrittliche Glas-Interposer mit Carbon-Kupfer-Verbundmetallisierung

Berichtszeitraum

01.05.2022 - 31.07.2024

Forschungsvereinigung

Hahn-Schickard-Gesellschaft für angewandte Forschung e.V.

Forschungseinrichtung(en)

1. Hahn-Schickard, Villingen-Schwenningen
2. FhG-IKTS (Fraunhofer-Institut für Keramische Technologien u. Systeme), Dresden
3. Bialystok University of Technology; Faculty of Mechanical Engineering; Polen

Gefördert durch:

1. Durchgeführte Arbeiten und Ergebnisse

AP 2: Interposer Fabrication

AP 2.1 Fabrication of reference Glass-Interposer with Cu layer

Projektziel war, die laterale Wärmespreizung von Glas-Interposern in elektronischen Schaltungen durch zusätzliche Kohlenstoffschichten zu steigern. Hierzu war ein Vergleich erforderlich zwischen Kupfer-beschichteten Glas-Interposern und baugleichen weiteren Interposern, die zusätzlich zur Kupferschicht noch mit einer Kohlenstoff-haltigen, Graphen-ähnlichen Schicht besputtert sind. Letztere Schichtsysteme wurden vom Projektpartner BUT realisiert, charakterisiert und Hahn-Schickard sowie der Fa. budatec des Projektbegleitenden Ausschusses für Messungen zur Verfügung gestellt.

Bei der zu erforschenden lateralen Wärmespreizung befinden sich starke Wärmequellen, z.B. Ohmsche Lasten, LED's oder leistungsfähige Mikrochips, auf der Oberseite des beschichteten Glases. Durch Through-Glass-Vias, d.h. wärmeleitend beschichtete und zusätzlich verfüllte Durchgangsbohrungen im Glas, wird die Wärmeleitung zur Unterseite erhöht, die mit dem Substrat der elektronischen Baugruppe, bevorzugt einer PCB-Leiterplatte, verbunden wird. Dazu sind jedoch auch elektrische Kontakte erforderlich, die das Substrat mit den Wärmequellen verbinden. Solche können entweder direkt am Substrat befestigt werden, um die Wärmeleistung unmittelbar zu erzeugen, oder von unten über die Leiterplatte zu separaten Through-Glass-Vias führen. Die erstere Variante ist im Zuge der hier durchgeführten Experimente zweckmäßig, jedoch kommt im praktischen Alltag elektronischer Baugruppen meist die letztere Variante zum Einsatz, denn die Spannungsversorgung wird stets über Leiterbahnen der Platine bereitgestellt. Daher wurden hier, vgl. AP 5.1, um den Vergleich beider Beschichtungstypen möglichst realistisch zu gestalten, für den experimentellen Glas-Interposer getrennte Vias entworfen, d.h. solche, die nur Wärme transferieren sollen und weitere, die die Spannungsversorgung übernehmen und nur nebenbei etwas Wärme übertragen. Hier brachte die hohe elektrische Leitfähigkeit der zu erforschenden Schichten die zusätzliche Anforderung, dass die elektrischen von den rein thermischen Vias separat isoliert werden mussten. Die elektrischen Vias waren auf der Oberfläche ebenfalls durch eine laterale Schicht miteinander zu verbinden, aber von der geometrisch wesentlich größeren thermischen Schicht zu trennen.

Im Projekt „GINCO“ orientierte sich der Entwurf an kommerziellen Interposern, vgl. Abb. 1 bis 2, wobei hier jedoch eine vereinfachte Geometrie von Leiterbahnen, Vias und Redistribution-Layers gewählt wurde, weil der Projektschwerpunkt nicht in Schaltungsentwicklung, sondern in Wärmetransfer bestand.

Abb. 1 und 2 zeigen zur Erläuterung kommerzielle Interposer von FhG-IZM und Dai Nippon Printing Co. Ltd, Tokyo. Die kleine PCB-Leiterplatte in Abb. 1 ist ein Hilfssubstrat, das mit einer Wärmesenke, wie in Abb. 3 skizziert, kontaktiert werden kann.

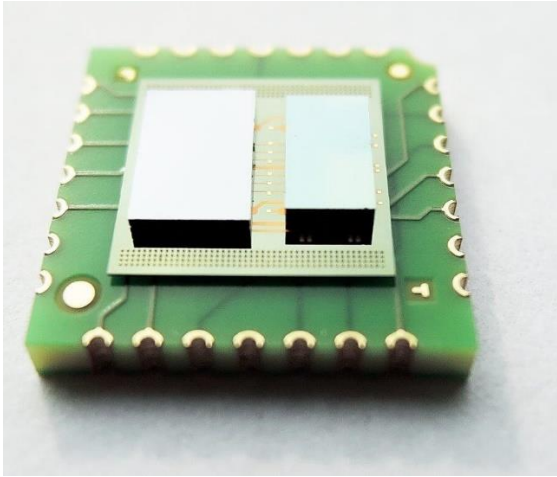


Abb. 1: Interposer zwischen Si-Chips und PCB

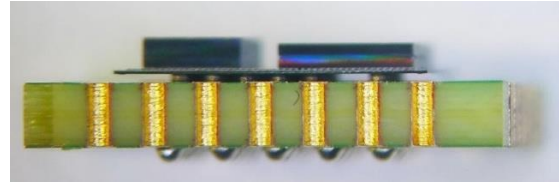


Abb. 2: Querschnitt zu Abb. 1

Die folgenden Abb. 3 und 4 skizzieren die rückseitige Wärmesenke, die oft in Form eines massiven metallischen Kühlkörpers gestaltet ist. Aus der Praxis elektronischer Geräte sind vor allem Ventilatoren bekannt, die über Konvektion an Luft für die Wärmeabfuhr in die Umgebung sorgen. Diese Konvektion kann nur dann effektiv erfolgen, wenn die Luft genug Berührungsfläche mit dem erwärmten Metall hat, das dann geometrisch entweder als schmale, flache Kühlrippe oder als langer, dünner Stab gestaltet ist und in den Luftstrom hineinragt. Der Wärmetransfer kann durch den Einsatz strömender Flüssigkeiten weiter erhöht werden, wie Abb. 4 skizziert, meistens durch Wasser in einem kontrollierten Kühlkreislauf oder in Sonderfällen auch Ölgewählt.

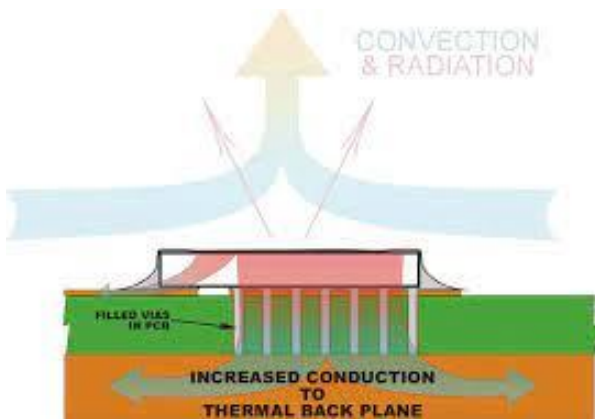


Abb. 3: Prinzip der rückseitigen Wärmesenke

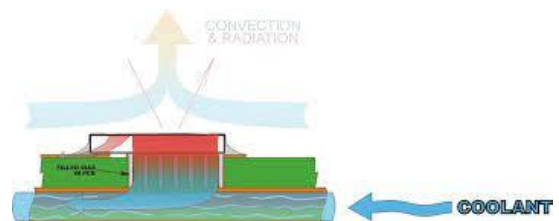


Abb. 4: Zusätzliche Kühlung der Wärmesenke

Für das GINCO-Projekt war eine Konvektion gegen Luft ausreichend, da nicht die konstruktive Verbesserung der peripheren Kühlgeräte Gegenstand war, sondern der verbesserte Wärmestrom vom Chip zum Kühlkörper. Dieser wurde hier durch massive Aluminium-Kühlblöcke realisiert, die die Wärme lediglich passiv an stehende Umgebungsluft abgaben. Für den zu erforschenden Vergleich beider Beschichtungstypen reichte es, dass die peripheren Bedingungen gleich waren.

Die folgenden Abbildungen 5 und 6 sind Ansichten kommerzieller Glas-Interposer, jedoch ohne das hier zu erforschende Komposit aus Kohlenstoff und Kupfer. Abb. 5 zeigt ein eigenes Leiterbahnlayers auf beiden Glasoberflächen, zu denen auch eine großflächige Erdung gehört. Dieses Beispiel verdeutlicht, dass ein Interposer sogar als eigene Leiterplatte verwendet werden kann, wenn das Layout mit maximal zwei leitfähigen Ebenen auskommt. Die Through-Glass-Vias haben dann die gleiche Funktion wie die bei PCB-Leiterplatten üblichen Vias, wobei aber beim Glas keine innenliegenden Mehrlagen vorhanden sind. Eine solche gläserne Leiterplatte ist dann sinnvoll, wenn Glas für die Anwendung besondere Vorteile hat. Solches kann in der Chemie, der Optik oder auch – wie hier – bei thermischen Anwendungen geboten sein; oft ist die gläserne Leiterplatte auch ein Zusatzmodul, das auf eine „gewöhnliche“ Leiterplatte montiert wird, praktisch ein Interposer.

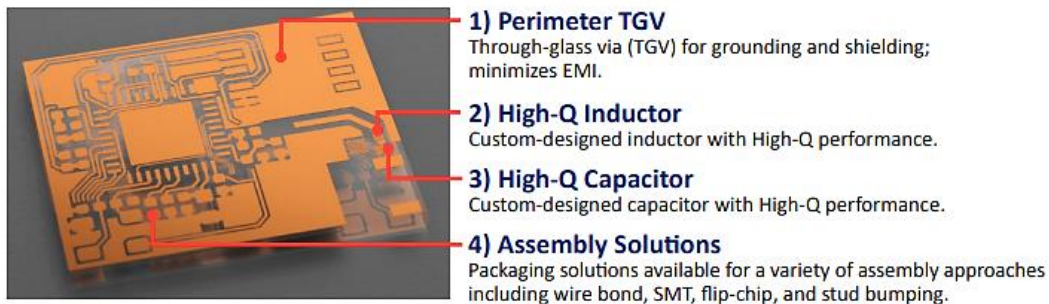


Abb. 5: Glas-Interposer der Fa. „3D Glass solutions“, Albuquerque, USA



Abb. 6: Glas Via in HERMES®, Fa. SCHOTT, Mainz

Abb. 6 zeigt einen Glaswafer der Fa. SCOTT, Mainz, der mit Hunderten metallischer Vias versehen, aber sonst unstrukturiert ist.

Als Material kamen nur Gläser in Frage, die in der Elektronik üblich sind, d.h. Quarz, Pyrex usw, wobei Pyrex ausgewählt wurde, da bei Hahn-Schickard umfangreiche Erfahrung zu seiner Bearbeitung sowie den zugehörigen Fügeprozessen besteht. Das Anfertigen der Interposer umfasste bereits vier verschiedene Schritte

- Realisieren Hunderter feiner Durchgangsbohrungen
- Beschichten der Wafer, wobei auch die Bohrungen einzubeziehen waren
- Via Filling, d.h. Verstärken des Metalls innerhalb der Bohrungen
- Vereinzeln der Chips durch Wafersägen oder Laserschneiden

Schon beim Realisieren der Bohrungen gibt es die beiden Möglichkeiten, zuerst die metallische Beschichtung auszubringen und dann zu bohren oder umgekehrt. Wegen der Anforderung, dass die ebene Schicht möglichst gut mit der theoretisch zylindrischen innerhalb des Vias verbunden sein soll, wurde entschieden, zuerst die Bohrung am rohen Pyrexwafer zu schaffen.

In Betracht kam zunächst mechanisches Bohren, das von einer externen Firma mit diamantbestückten Werkzeugen ausgeführt werden könnte. Da Spezialisten mechanische Bohrungen ab 20 μm Durchmesser in erstaunlich tiefem Aspektverhältnis ausführen können, stellte die hier gegebenen Anforderung von 200 μm Durchmesser bei 500 μm Tiefe keine Herausforderung dar. Die zu erwartenden rauen Zylinderoberflächen stellten kein besonderes Problem für eine Metallisierung dar. Auch schien der serielle Charakter der Bearbeitung zunächst kein besonderer Nachteil zu sein, da die Möglichkeit bestanden hätte, mehrere Pyrexwafer übereinander zu legen und gleichzeitig zu durchbohren. Jedoch sahen die angesprochenen Firmen dies als zu aufwendig an und empfahlen eine Bearbeitung einzelner Wafer. Da das Layout ca. 5000 Bohrungen aufwies, wäre dies zu zeitaufwändig, und es wurde auf mechanisches Bohren verzichtet.

Anstelle einer seriellen Vorgehensweise kamen simultane Ätzprozesse am Glaswafer in Frage. Hierzu konnte Hahn-Schickard erste Hardware eines perforierten Glassubstrats der Universität Bialystok zur Verfügung stellen. Im Rahmen des Waferlaufzettels „WLZ 173/22“ wurden sechs 4“-Pyrexwafer, d.h. mit 100 mm Durchmesser, aber nur 150 μm Stärke, lithografisch strukturiert und nasschemisch isotrop geätzt. Danach erfolgte eine chemische RCA-Reinigung, und es wurden drei Metallschichten (Ti/W als Haftvermittler zum Glas und Au als eigentlich gewünschte Schicht) aufgesputtert. Zwei der sechs Wafer wurden mit einer Wafersäge in quadratische Chips der Abmessungen 14,8 x 14,8 mm² vereinzelt, d.h. durch Zerspanen mit einem diamantbesetzten Blatt. Das isotrope Ätzen der durchgehenden Vias basierte auf einer Ammoniumfluorid-Lösung. Da die amorphe Festkörperstruktur des Glases keinerlei molekulare Vorzugsrichtung vorgibt, ist die resultierende Form näherungsweise kugelförmig, vg. Abb. 15 und 16.

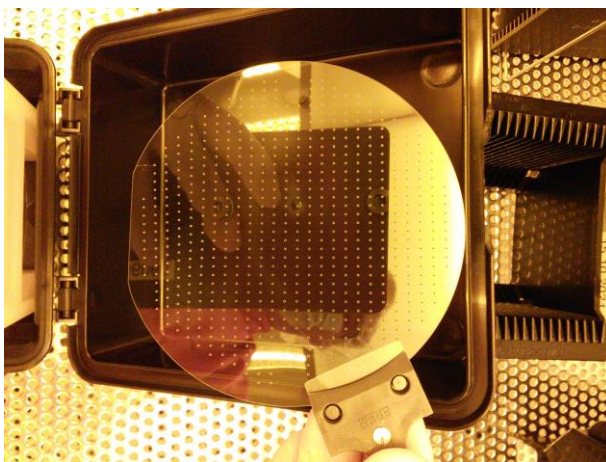


Abb. 13: Besputterter GINCO-Pyrexwafer

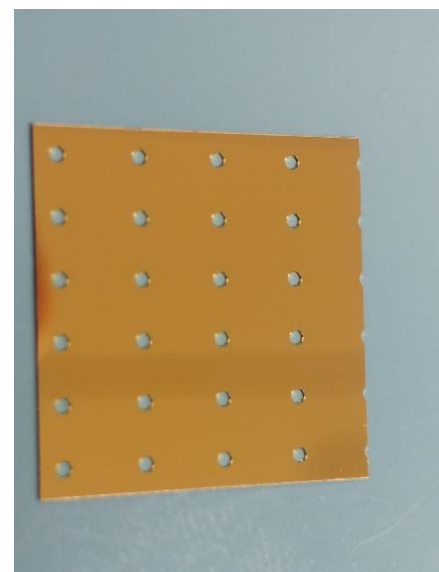


Abb. 14: Gesägter Glaschip 15 x 15 mm²

Daher gerieten die Vias wesentlich größer als die lithografisch definierte Öffnung, so dass sie nur mit geringem Aspektverhältnis in dünnem Glas realisierbar waren. Längere Vias, wie sie im Projekt angestrebt waren, konnten mit diesem isotropen Ätzen noch nicht realisiert werden, jedoch erste Hardware für Sputtertests beim Projektpartner BUT. Zusätzlich fanden Löttests statt, bei denen BGS-Kugeln innerhalb der Vias gelötet wurden.

Die bei Hahn-Schickard gesputterten Metallschichten wiesen eine gute Adhäsion an der Waferoberseite auf, außerdem auch innerhalb der tassenförmigen Vias. Abb. 13 ist eine Draufsicht auf die Waferoberseite mit der waagerechten Goldfläche. Innerhalb des Vias erscheint das Gold dunkel, weil es im Schatten der Ringlicht-Beleuchtung lag; tatsächlich hat es dort die gleiche Färbung, vgl. Abb. 15. Abb. 14 zeigt dasselbe Via beim Blick von der Waferunterseite durch das Glas. Dort ist die silberfarbene Oberfläche der Ti/W-Haftschiicht zu erkennen, die optisch dicht ist, also kein Gold durchscheinen lässt.

Deren Innenoberfläche war aufgrund der weiten Öffnung gut zugänglich und auch hinreichend glatt. Es gab während des Sputterprozesses keine Abschattungen. Jedoch ist diese günstige Tassenform nicht mehr realisierbar, wenn deutlich engere Vias gefragt sind.

Beim Vereinzeln verliefen die Sägestraßen, d.h. die zerspannten Trennlinien, zwischen den Vias. Zusätzlich wurden aber andere Vias absichtlich durchgesägt, um einen direkten mikroskopischen Einblick zu ermöglichen und ihren Querschnitt zu erkennen.

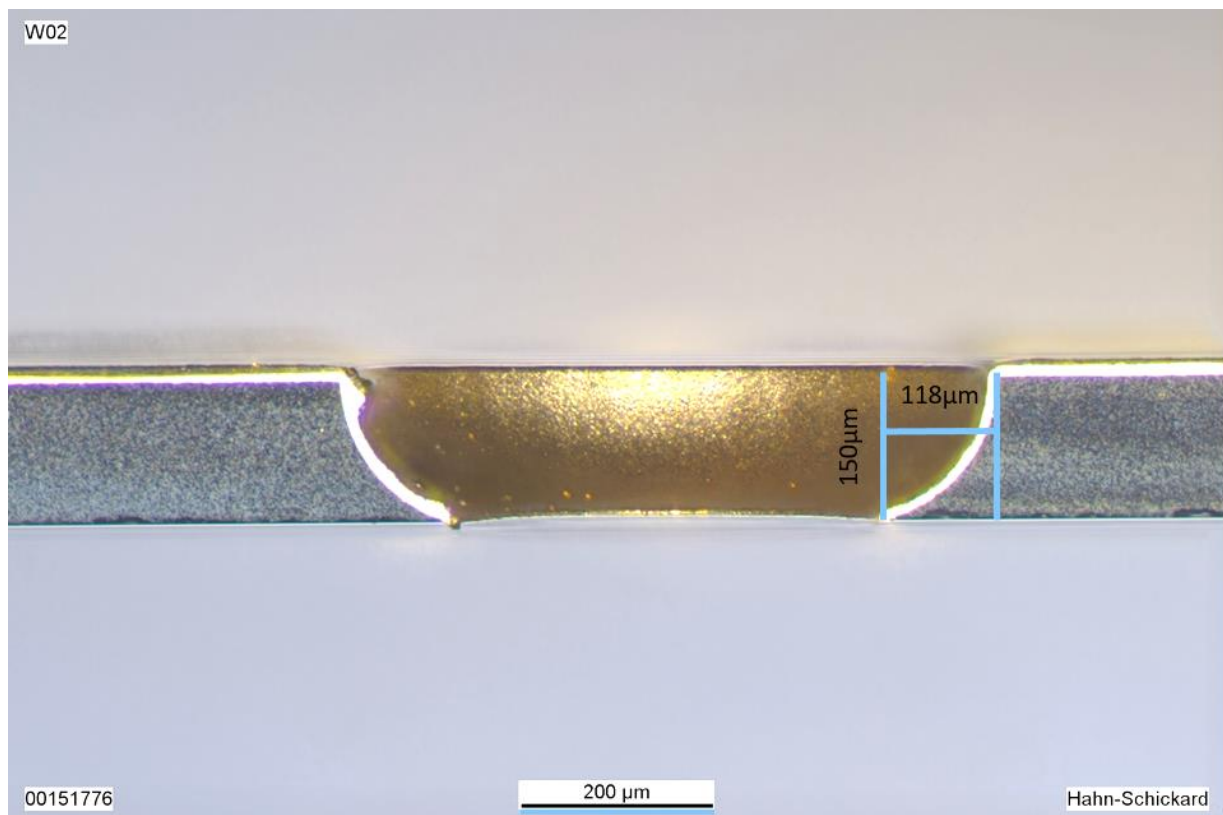


Abb. 15: Querschnitt durch ein isotrop geätztes Via

Dort wurde eine ziemlich scharfe Ätzkante gefunden, was auf hohe Elastizität des Glases hinweist. Das bestätigen die beim Projektpartner FhG-IKTS durchgeführten REM-Aufnahmen, wie Abb. 16 verdeutlicht:

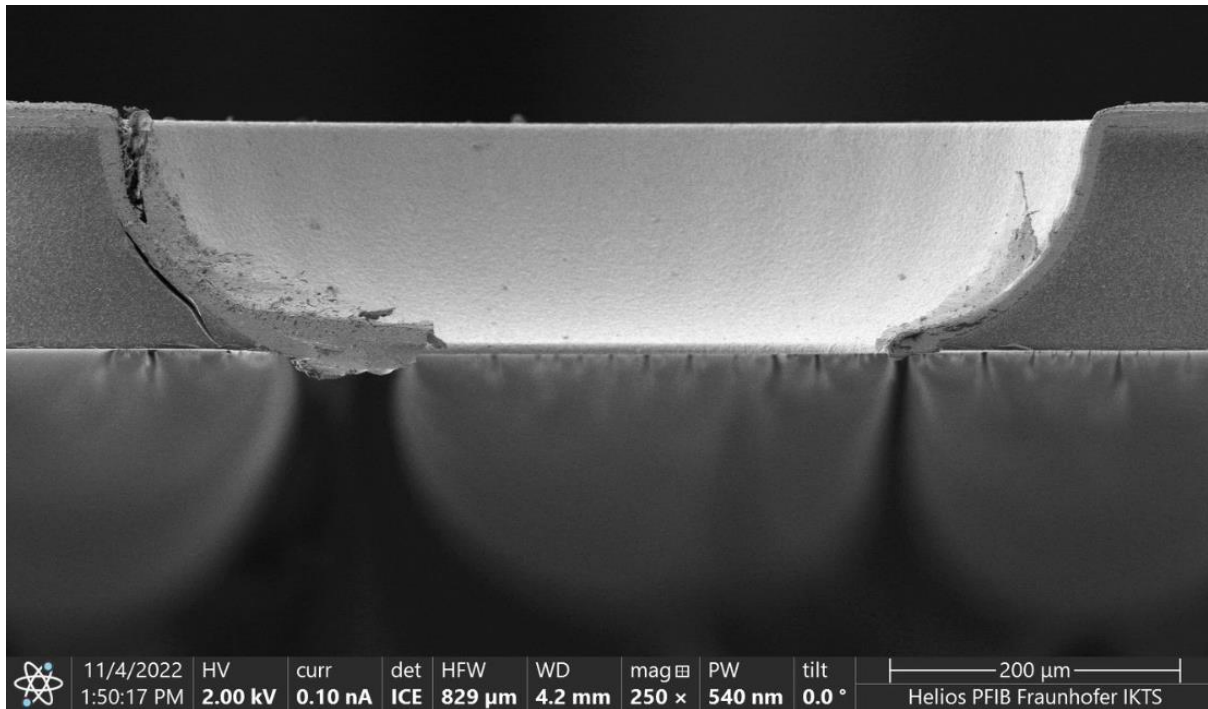


Abb. 16: REM-Aufnahme des Querschnitts des geätztes Vias

Der Riss links im Bild ist durch die Probenpräparation (Sägen) entstanden. Abb. 17 ist eine Nahaufnahme dieses Bereichs, wo außerdem die Gleichmäßigkeit und Höhe der abgeschiedenen Schichten gut zu erkennen sind.

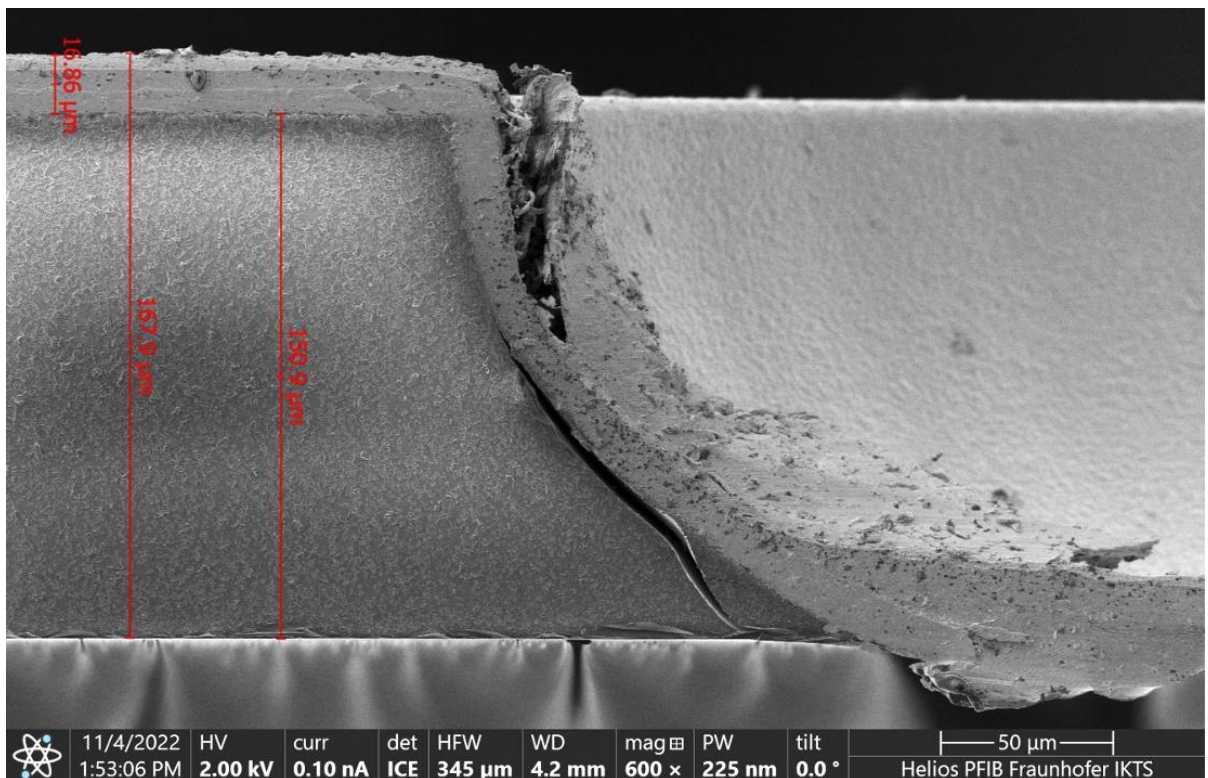


Abb. 17: Detail aus Abb. 16

Diese gesputterten Schichten konnten auf einer Heizplatte bei 250 °C erfolgreich mit BGA-Kugeln aus bleifreiem SAC405-Lot belötet werden, auch innerhalb der Vias. Obwohl der Kugeldurchmesser mit 508 µm dem Via-Volumen angemessen war, konnte noch keine einheitliche Form reproduziert werden, weil diese erheblich vom zufälligen Benetzen der Aussparung abhing:

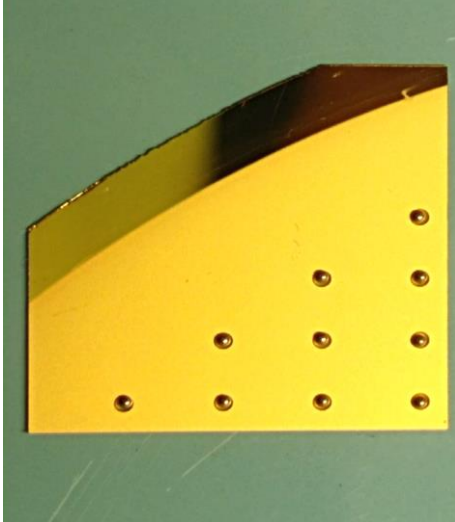


Abb. 18: BGA-Kugeln in den Vias, vor dem Lötvorgang



Abb. 19: Gelötete 508-µm-BGA-Kugeln

Zudem kam ein weiteres serielles Verfahren kam in Frage, nämlich Laserbohren, auch, weil Firmen des Projektbegleitenden Ausschusses auf Laserbearbeitung spezialisiert sind. Hierzu gab es Testbohrungen der Fa. Lidrotec. Abb. 20 ist eine erfolgreiche Laserbohrung von 300 µm Durchmesser in 500 µm Pyrexglas, die geringe Kantenausbrüche aufweist und zeigt, dass dieses Bohren zum Anfertigen der Vias geeignet ist. Ein Durchmesser von 200 µm wurde als ebenfalls durchführbar genannt, später jedoch von FhG-IZM realisiert, s.u.

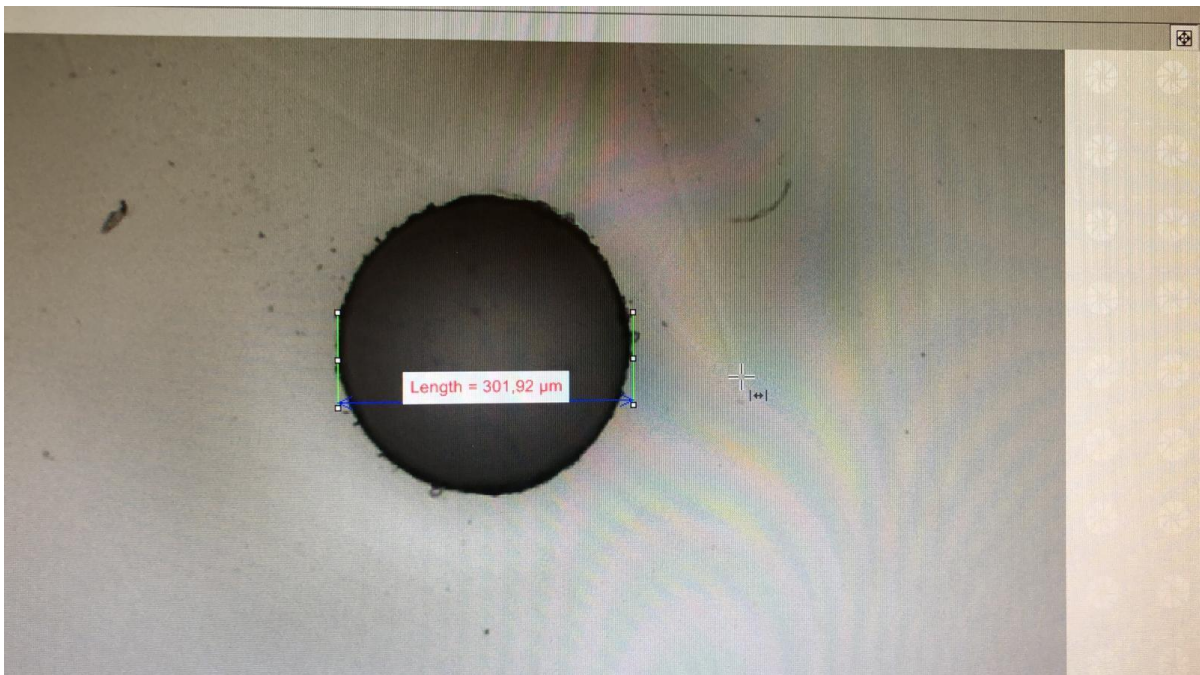


Abb. 20: 300-µm-Laserbohrung in Pyrexglas; Fa. Lidrotec, Projektbegleitender Ausschuss

Die im Projekt erfolgreich eingesetzten Glas-Interposer beschaffte Hahn-Schickard bei Fraunhofer-IZM in Berlin. Dort wurde ein 6"-Glaswafer aus D 263, einem in der MEMS ebenfalls üblichen, dem Pyrex verwandten Glas, mit Laser perforiert, 250 μm \varnothing , und beidseitig mit Kupfer besputtert. Danach fand eine galvanische Verstärkung auf 5 μm Kupfer und zudem auch die Vereinzelung im 15-mm-Raster durch Laserschneiden statt. Dadurch war kein Wafersägen erforderlich. Dieses wäre auch bei Hahn-Schickard durchführbar gewesen, hätte aber wiederum Reinigungsprozesse verlangt und die

Frage aufgeworfen, ob redeponiertes Material auf der Kupferoberfläche die später hinzuzufügenden Kohlenstoffschichten beeinträchtigen würde.

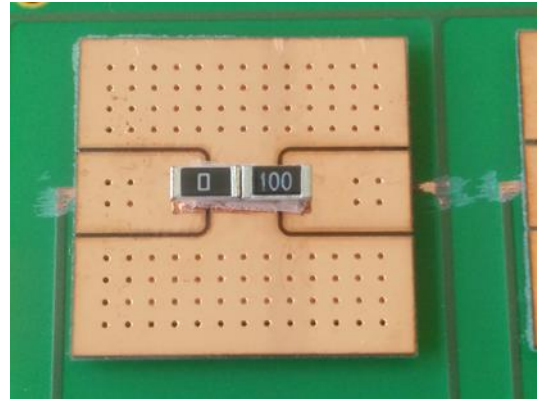


Abb. 21: SMD-Wärmequellen-Widerstände auf einem der Cu-beschichteten Glas-Interposer

AP 2.2 Fabrication of novel Glass-Interposer with Cu/C composite

Zum direkten Vergleich mit Abb. 21 ist hier zunächst die SMD-Wärmequelle auf einem der Komposit-beschichteten Glas-Interposer abgebildet. Die variierende Oberflächenfarbe entsteht aufgrund der geringen Dicke der Kohlenstoffschicht von etwa 0,5 μm , die dadurch Lichtinterferenzen innerhalb der Schicht verursacht. Im Eck sind die Interferenzen gleicher Dicke erkennbar, weil dort eine Halterung angebracht war, die die Schicht nicht vollständig aufwachsen ließ.



Abb. 22: Wie 21, auf benachbartem Interposer mit zusätzlicher Kohlenstoffschicht

Zusätzlich zur Fertigung der im Projekt verwendeten Glas-Interposer fanden Recherchen zu einer weiteren Möglichkeit der Interposer-Fertigung statt, nämlich der bekannten lithografischen Direktstrukturierung von FOTURAN-Glas. Es hätte sich zur seitlichen Wärmespreizung durch Redistribution-Layers oder metallgefüllte Kanäle geeignet. Dieses von der Fa. SCHOTT eingeführte Glas kann durch Ultraviolett-Belichtung in eine kristalline Form überführt werden, die eine wesentlich höhere chemische Ätzrate aufweist als die ursprünglichen, amorphen Bereiche. Somit kann eine lithografisch definierte Belichtung die Glasoberfläche gezielt mit Teilbereichen versehen, die durch anschließende Temperung die erforderlichen kristallinen Eigenschaften annehmen. In der Praxis waren lasergeschnittene Metallmasken zur Simultanbelichtung mit UV-Licht von 320 nm üblich.

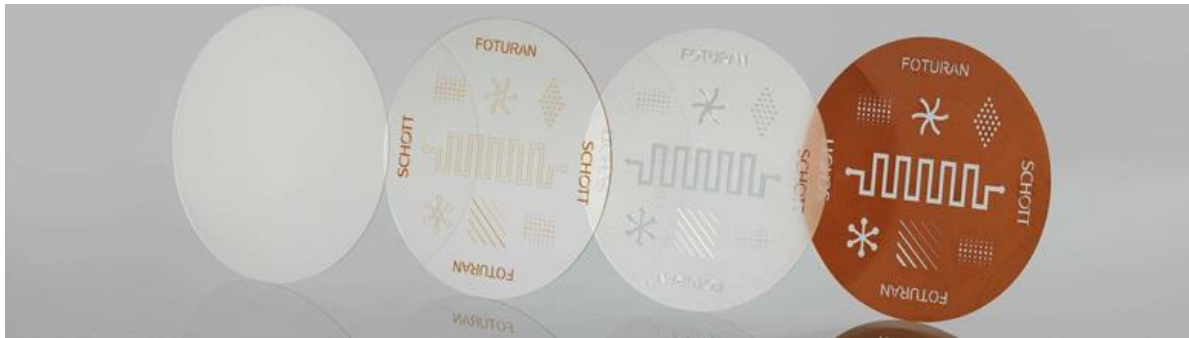


Abb. 23: Foturan-Strukturierung

Im Projekt war beabsichtigt, unbearbeitete Foturan-Wafer zu beschaffen und Belichtungs- sowie Ätzversuche durchzuführen. Trotz mehrmaliger Anläufe waren keine Wafer mehr lieferbar, denn die Fa. SCHOTT AG, innerhalb Europas die einzige Quelle, hatte die Herstellung eingestellt.

Ursache ist vermutlich das von FhG-ILT, Aachen, neu entwickelte Verfahren ISLE („Involume Selective Laser Etching“), Abb. 24, das ebenso einen nasschemischen Ätzprozess nachschaltet. Jedoch kann fokussierte, ultrakurzgepulste Lasereinstrahlung Teilbereich im Inneren des Glases so modifizieren, dass sie geätzt werden können, während die übrigen nahezu ungeätzt bleiben. Hier ist die Selektivität, d.h. das Verhältnis aus Ätzrate zwischen bestrahlten und nicht bestrahlten Stellen, wesentlich größer als bei Foturan. Auch die räumliche Präzision ist mit $< 0,5 \mu\text{m}$ deutlich genauer, und – das ist der entscheidende Vorteil – die Strukturierung ist im Inneren des Glases möglich. Darüber hinaus sind „gewöhnliche“ Gläser wie BK7 oder Quarzglas bearbeitbar, wobei sogar hohe Bearbeitungsgeschwindigkeiten von bis zu $0,1 \text{ m/s}$ erreicht werden.

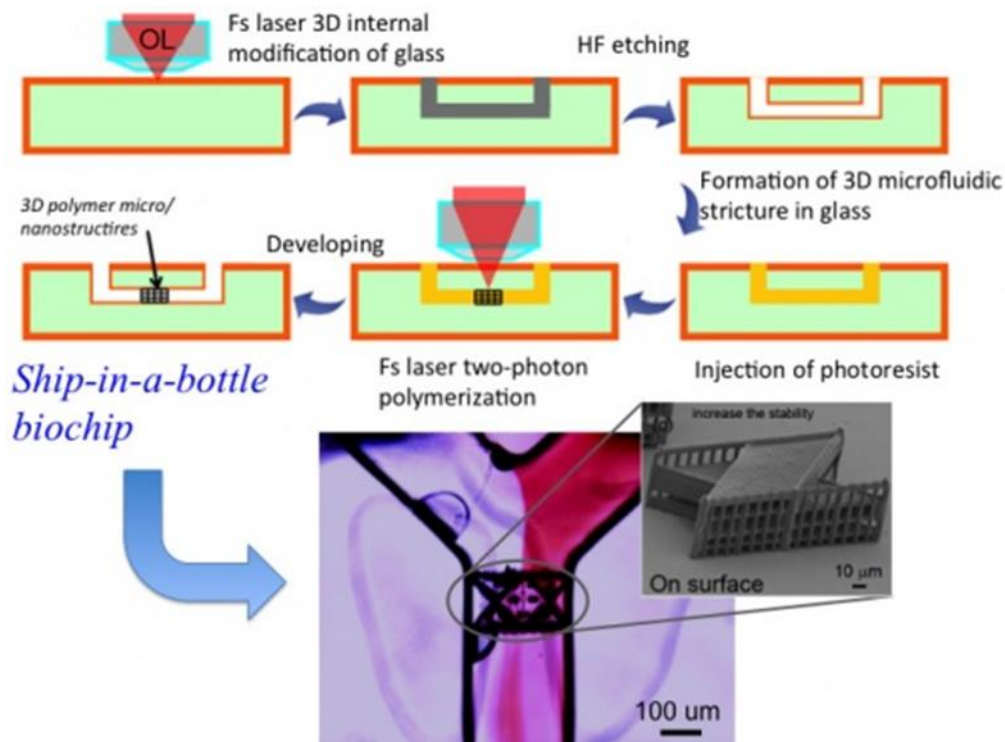


Abb. 24: Skizze zum ISLE-Verfahren; „Laser Technology Laboratory, RIKEN, Saitama, Japan“

Aus Abb. 24 geht auch hervor, dass innerhalb der so geätzten Kanäle ein anschließendes 3D-Druck-Verfahren aufgrund einer Femtosekunden-Laser-Zwei-Photonen-Absorption durchführbar ist, da das Glas transparent bleibt.

Insgesamt hat das ISLE-Verfahren offenbar Foturan, das erst etwa 40 Jahre bekannt war, bereits wieder vom Markt verdrängt. Für Hahn-Schickard gab es somit keine Veranlassung, weiter nach Foturan-Glasproben zu fragen, und eine Anwendung des ISLE-Verfahrens konnte während der Projektlaufzeit nicht mehr stattfinden. Für weitere Aktivitäten sowie Weiterentwicklungen von Glas-Interposern ist es hoch interessant.

AP 4 Modelling properties of novel interposer

AP 4.2 Heat transport and mechanical modelling of the interposer by FEM

Um den Wärmetransport beobachten bzw. dessen Optimierung quantifizieren zu können, wurden mehrmals Infrarotaufnahmen durchgeführt:

- Bei Hahn-Schickard erste Aufnahmen durch ein Smartphone mit Kamera-Aufsatz „FLIR One“
- Bei Hahn-Schickard durch eine Wärmebildkamera „Guide IR PC 210“; vgl. AP 5.3
- Bei der Fa. Budatec, als Beitrag aus dem Projektbegleitenden Ausschuss; vgl. AP 5.3



Abb. 25: Wärmebild-Aufsatz „FLIR One“ am Smartphone

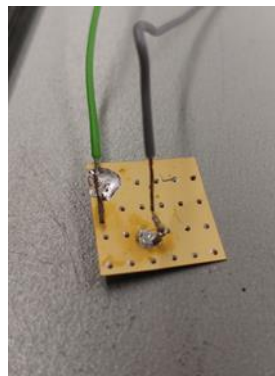


Abb. 26: Einfaches Testobjekt als Wärmequelle

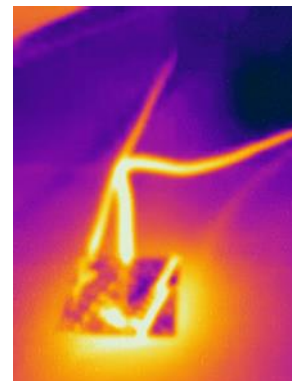


Abb. 27: Resultierendes Wärmebild

Für einen Test dieser einfachen Wärmebildaufnahme am Smartphone (Android-Betriebssystem) wurde einer der goldbeschichteten, perforierten Glaschips aus WLZ 173 /22, vgl. Abb. 14, mit zwei Kabeln belötet, Abb. 47. Der Schichtwiderstand betrug 33Ω , so dass eine deutliche Wärmeentwicklung bei Anlegen von 12 V zu erwarten war. Das resultierende Wärmebild, Abb. 27, war noch unscharf, weil der „FLIR One“-Zusatz nicht auf Makroaufnahmen ausgelegt ist. Im Infrarotbild erscheint ein auf $140 \text{ }^\circ\text{C}$ erwärmter Bereich links unten. Zudem ist erkennbar, dass die Kabelisolierungen

einen deutlich höheren Emissionskoeffizienten als das frei stehende Kupfer haben und Abb. 27 somit nicht aussagekräftig.

Obwohl es noch möglich gewesen wäre, bessere Testobjekte bereitzustellen – z.B. die Kabel so zu legen, dass die Reflexionen ihrer Wärmestrahlung nicht abgebildet werden –, stand fest, dass diese einfache Zusatzkamera noch nicht ausreicht.

Um scharfe Makroaufnahmen solcher Wärmebilder zu gewinnen, wurde eine Linse aus Zinkselenid, Typ „PCX ZnSe 25,4 x 75“ beschafft, Abb. 28, die über den Spektralbereich von 0,6 μm bis 14 μm eine Transmission von 70 % hat, Abb. 29. Im Sichtbaren fehlen die kurzwelligeren Anteile, und daher erscheint die Linse gelb gefärbt.



Abb. 28: ZnSe-Linse

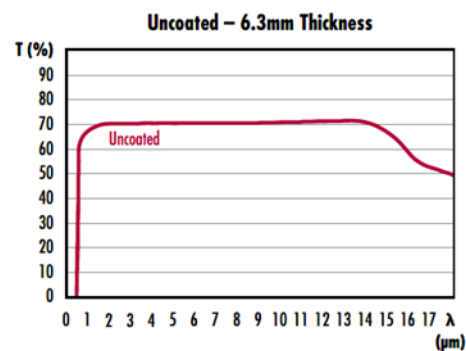


Abb. 29: Transmissionsspektrum der ZnSe-Linse



Abb. 30: Wärmebildkamera „Guide IR PC 210“



Abb. 31: Rückseitiges Display von Abb. 51; Bild eines Drahtwiderstands mit 97 °C

Trotz einer Verbesserung im Vergleich zu Abb. 27 wurde beschlossen, eine preisgünstige Wärmebildkamera zu beschaffen, die mit Hilfe einer ZnSe-Linse Makroaufnahmen eines GINCO-Glas-Interposers ermöglicht: Typ „Guide IR PC 210“

mit 256 x 192 Pixel, zu der auch eine zusätzliche ZnSe-Linse gehört, gefasst in einem eigenen Wärmebildaufsatz, Abb. 30. Hahn-Schickard beschaffte diese Kamera, um den Zeitaufwand kurz zu halten, obwohl im Projektbegleitenden Ausschuss leistungsfähigere Wärmebildkameras verfügbar sind

Neben dem Messen des Wärmetransfers enthielt AP 4.2 auch FEM-Modellierung. Diese wurden vom Projektpartner BUT durchgeführt, nachdem Hahn-Schickard die Geometriedaten von PCB und Interposer in Form von SDL-Files übermittelt hatte. „FEM“ ist Abkürzung für „Finite-Elemente-Methode“, d.h. eine numerische Simulationsberechnung, die die Objektgeometrie in Form kleiner diskreter, gedachter „Bausteine“ beschreibt und das physikalische Verhalten räumlich schrittweise quantifiziert. Es ist ein reines Rechenmodell und wird im Zuge der Forschung mit realen Messungen verglichen.

AP 5 Design and assembly of test devices

AP 5.1 Definition of test structures

Für das Projekt „GINCO“ wurde eine bedeutend vereinfachte Kombination aus Abb. 5 und 6 gewählt. Abb. 31 (vgl. Abb. 34) ist eine in Solidworks gezeichnete Skizze der Through-Glas-Vias durch den Interposer, wie die des HERMES aus Abb. 6, jedoch größer, d.h. mit größerem Durchmesser sowie Pitch (Abstand Mitte-Mitte). Die zahlreichen rein thermisch wirkenden Vias sind hier gelb dargestellt, die beiden elektrischen hellgrau. Abb. 31 ist ein gedachter Blick durch das Glas, wobei dieses hier fortgelassen ist, und zeigt auch die drei getrennten oberseitigen Metallflächen von unten. Abb. 32 (vgl. Abb. 33) ist eine Skizze zum Anblick schräg von oben, wobei ein quaderförmiges Bauelement aufgesetzt ist. Da dieses Bauelement elektrisch nur mit den beiden schmälere Flächen verbunden wird, aber von der thermisch wirksamen Fläche isoliert bleibt, agiert der Interposer hier als stark vereinfachte Leiterplatte. Die Wärmequelle wird zentral angeordnet.

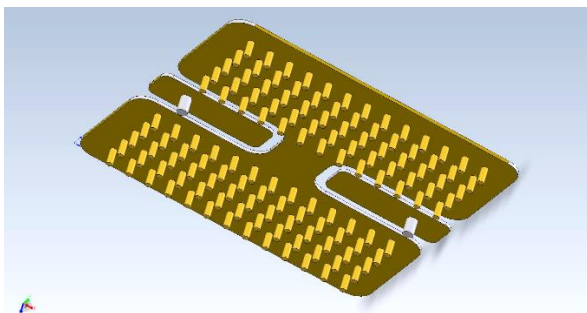


Abb. 31: Through-Glas-Vias durch den geplanten Interposer

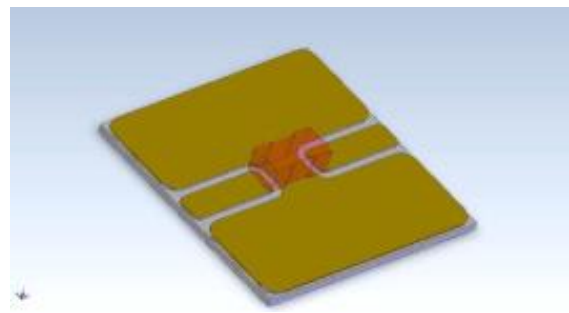


Abb. 32: Geplante Beschichtung der Interposer-Oberseite; rot: Bauelement mit Ohmscher Last

Die folgenden Abbildungen 33 und 34 verdeutlichen, wie der zu erforschende Vergleich beider Beschichtungen – Kupfer sowie Kupfer-Kohlenstoff-Komposit – als Hardware realisiert werden sollte. Eine Leiterbahn, in Abb. 33 beigefarben dargestellt,

führt den Pluspol der Gleichspannung zu sechs verschiedenen Anschlüssen; eine weitere, hier grau, zu den jeweiligen Minus-Anschlüssen. Die braunen Flächen sind die rein thermisch wirkenden Wärmespreizer. In Abb. 34 ist noch einmal die grundsätzliche Anordnung der Glas-Interposer auf dem Test-PCB dargestellt. Als äußere Abmessung wurde ein Quadrat von 14,8 x 14,8 mm² festgelegt, aufgrund apparativer Gegebenheiten der Sputteranlage des Projektpartners BUT. In Abb.34 sind drei von sechs Interposern zu sehen. Geplant war, eine Reihe mit drei Kupferbeschichteten Interposern zu versehen, die zweite mit baugleichen Interposern, die das Kupfer-Kohlenstoff-Komposit tragen. So sollte der Vergleich beider Typen unter simultaner Erwärmung direkt erkennbar gemacht werden.

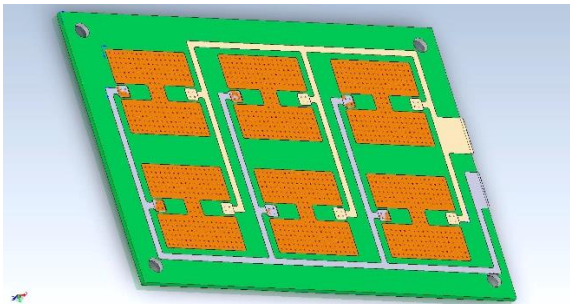


Abb. 33: Getrennte Leiterbahnen: beige und hellgrau für die Gleichspannungszufuhr; braun als thermische Wärmespreizer

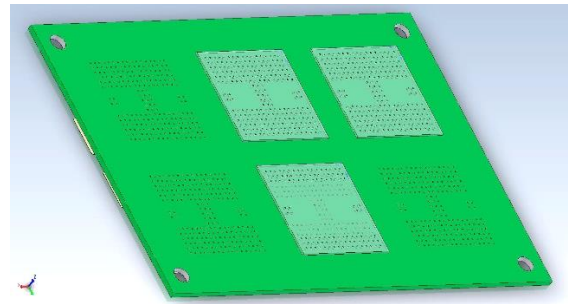


Abb. 34: Grundsätzliche Anordnung der Glas-Interposer auf der PCB-Leiterplatte

Hahn-Schickard hat auch das Layout der Vias für den Pyrexwafer entworfen. Abb. 35 ist eine Variante für einen 4“-Pyrexwafer mit unterschiedlicher Via-Anzahl je Interposer. Um den Aufwand zur Bearbeitung gering zu halten, wurden alle Vias einheitlich mit 200 µm Durchmesser und vollständig durchgehend entworfen. Auch blieb der Pitch mit 800 µm einheitlich, was ein Pitch-Durchmesser-Verhältnis von 4 bildet. Dieses Verhältnis erreicht bei kommerziellen Interposern manchmal sogar den Wert 2, d.h. eine sehr starke Perforation, auf die hier wegen der mechanischen Stabilität zunächst verzichtet wurde. Einheitlich blieb auch das Raster zur Vereinzelung der Chips, nämlich 15 x 15 mm², was von gerätetechnischen Anforderungen bei BUT herrührt. Durch Wafersägen reduziert sich die Chipgröße auf 14,8 x 14,8 µm, weil ein etwa 200 µm starkes Sägeblatt verwendet wird. Als Justiermarken für die „Sägestraßen“ wurden hier auch einzelne Vias gesetzt, um den Aufwand, separate Kreuze anzubringen, zu vermeiden. Diese Justierbohrungen werden beim Sägen komplett zerspannt.

Innerhalb der 15-mm-Quadrate ist die Lage der elektrischen Anschlüsse einheitlich, jeweils durch vier beieinander stehende Vias ausgeführt. Die thermischen Vias wurden unterschiedlich gestaltet, wobei manche Chips direkt unter der Wärmequelle thermische Vias haben, andere nicht. In den Randbereichen kamen noch kreisförmige Anordnungen als Zusatzmaterial hinzu.

Im 4“-Layout waren 3841 Öffnungen vorgesehen. Realisiert wurde aber das 6“-Layout, vgl. Abb. 36 mit 5094 Bohrungen.

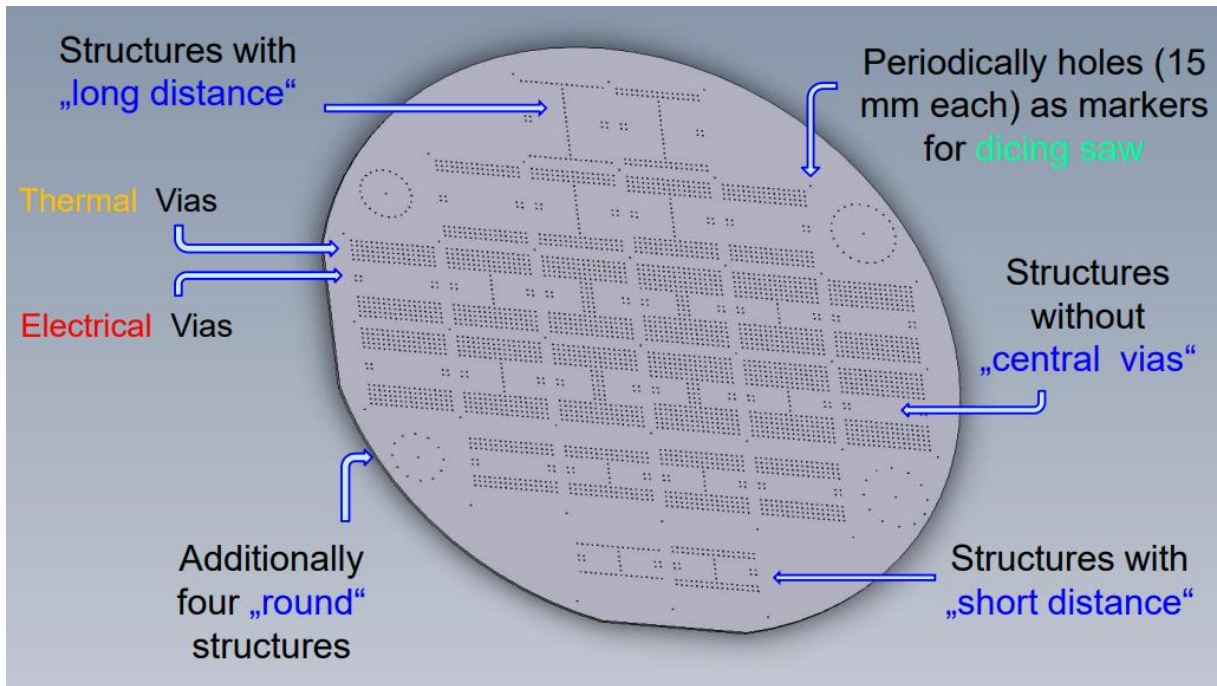


Abb. 35: Layout eines 4"-Wafers mit 200-µm-Vias im 15-mm-Raster

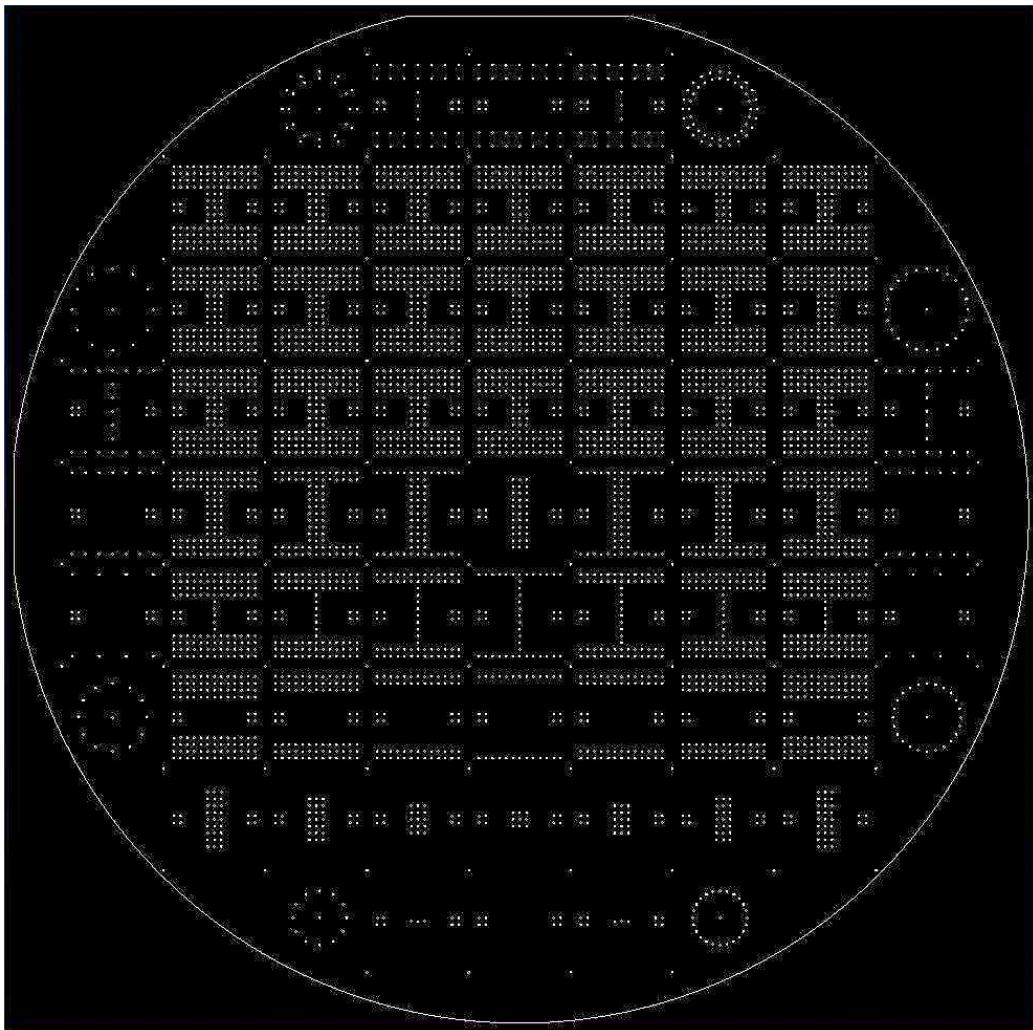


Abb. 36: Layout eines 6"-Pyrexwafers mit 200-µm-Vias im 15-mm-Raster

AP 5.2 Assembly of test chips and reference interposers on PCB

1.1 Assemblieren der Glas-Interposer auf PCB-Leiterplatten

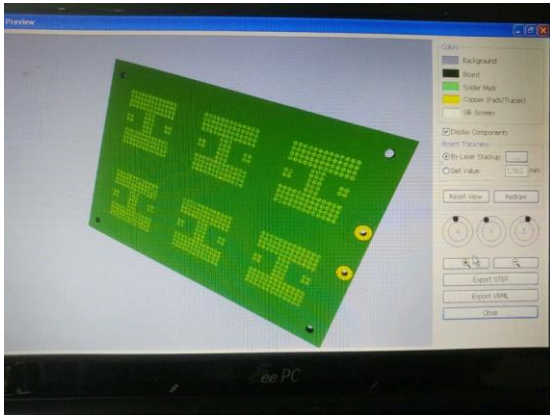


Abb. 37: 3D-Ansicht der PCB-Leiterplatte am Bildschirm

Für die bei FhG-IZM in Berlin realisierten Glas-Interposer wurden PCB-Leiterplatten benötigt. Deren Layout wurde von Hahn-Schickard mit der Leiterplattensoftware „diptrace“ der Fa. Novarm Ltd., Ukraine, entworfen. Mit den damit erstellten Gerber-Files erfolgte eine Online-Bestellung bei der Fa. betalayout. Abb. 37 ist die 3 D-Ansicht am Bildschirm.

Dieses Layout basiert auf dem Konzept gemäß o.g. Abb. 33 und 34.

Das Assemblieren der bereits beschichteten Glas-Interposer auf den Leiterplatten fand durch

- Löten mit Hilfe eingesetzter zusätzlicher Nadel
- Flächiges Kleben mit Leitklebstoff H 20 E

statt.

Die folgenden Aufnahmen erläutern das Löten:

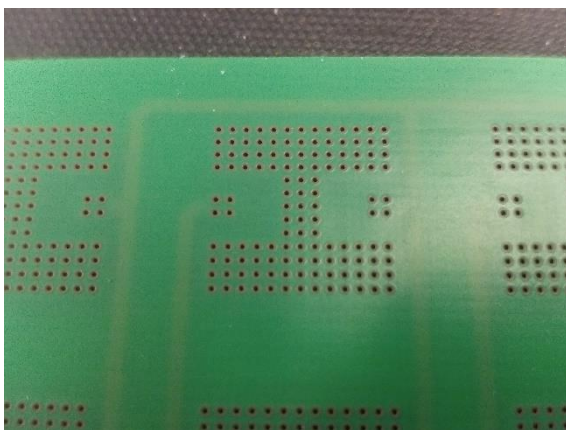


Abb. 38: Vorderseite des PCB-Substrats

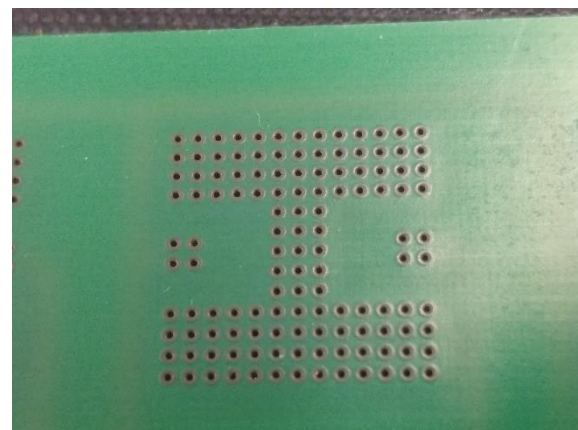


Abb. 39: Rückseite des PCB-Substrats

Die Abb. 38 und 39 sind eine Ansicht der von der Fa. betalayout GmbH gemäß Abb. 37 gelieferten Hardware.

Um die Nadeln, mit denen der Glas-Interposer fixiert werden sollte, innerhalb der Vias löten zu können, wurden diese zunächst manuell mit SAC-305-Lotpaste der Korngröße 35 μm gefüllt. Der Vorgang war Abrakeln mit Hilfe eines etwa 0,2 mm dünnen

Edelstahlrakels und anschließendes Reinigen der noch glatten Oberfläche von Hand, vgl. Abb. 40 und 41:

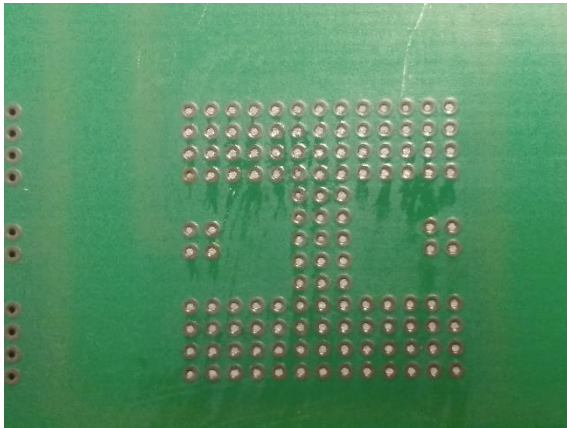


Abb. 40: Lotpaste auf der Vorderseite

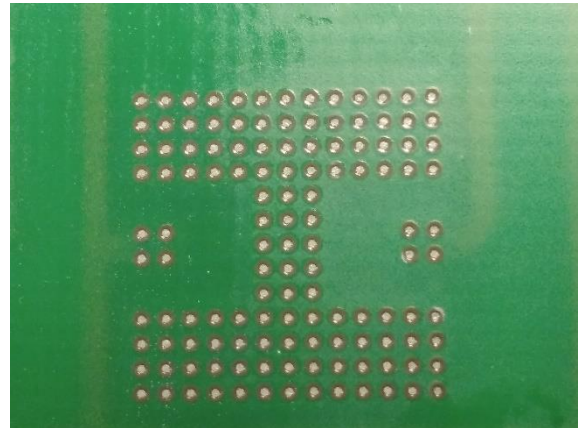


Abb. 41: Lotpaste auf der Rückseite

Das anschließende manuelle Einsetzen der über hundert Nadeln (aus 200- μ m-Kupferdraht in 250 μ m großen Vias) war zeitaufwändig. Die Nadeln mussten eine Länge von 2 mm haben, um durch die 1,6 mm dicke PCB-Leiterplatte noch etwa 0,4 mm weit in die Öffnungen des Interposers zu reichen. Dort sollten sie jedoch nicht noch weiter herausragen. Abb. 43 verdeutlicht dies anhand der verdrängten Lotpaste, die wiederum manuell entfernt wurde.

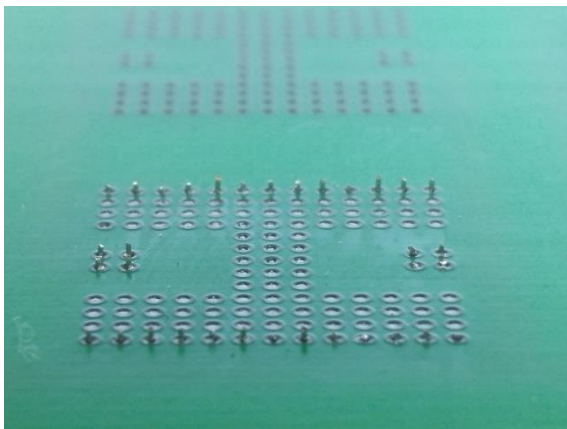


Abb. 42: Ein Teil der Pins auf der Vorderseite

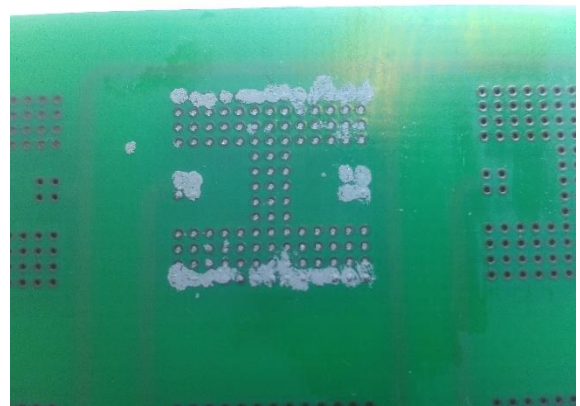


Abb. 43: Durch die Pins verdrängte Lotpaste auf der Rückseite

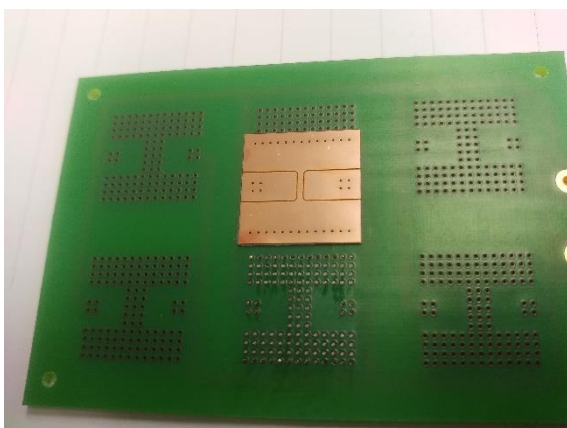


Abb. 44: Glas-Interposer vor dem Aufsetzen auf die Pins (Vorderseite)

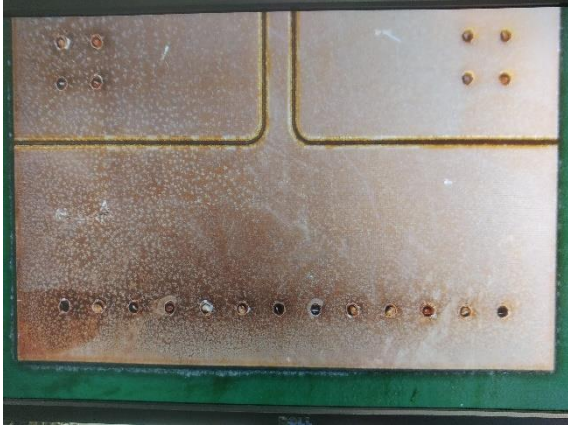


Abb. 45: Glas-Interposer nach dem Aufsetzen (Vorderseite)

Das Aufsetzen des Glas-Interposers setzte voraus, dass keiner der Pins verbogen worden war. Aus Abb. 45 geht hervor, dass die Pins nicht aus den Vias herausragten, aber noch nicht gelötet waren. Ferner sind in Abb. 44 und 45 die beiden U-förmigen Rillen in der Kupfer-Oberfläche erkennbar, die bei Hahn-Schickard durch teilweises Laserschneiden angebracht wurden, um die elektrischen Pads von den thermischen galvanisch zu trennen. Details hierzu zeigen die Abb. 46 und 48:

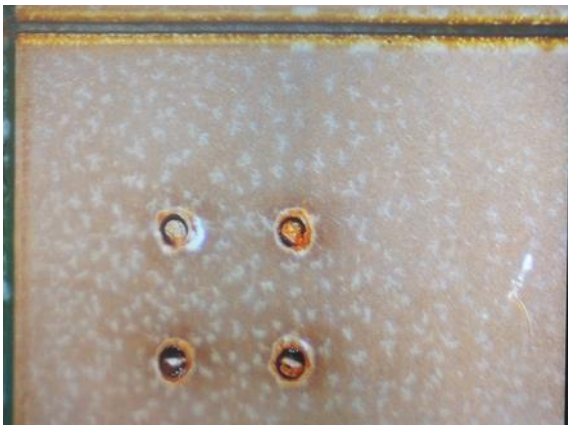


Abb. 46: Nadeln in elektrischen Vias

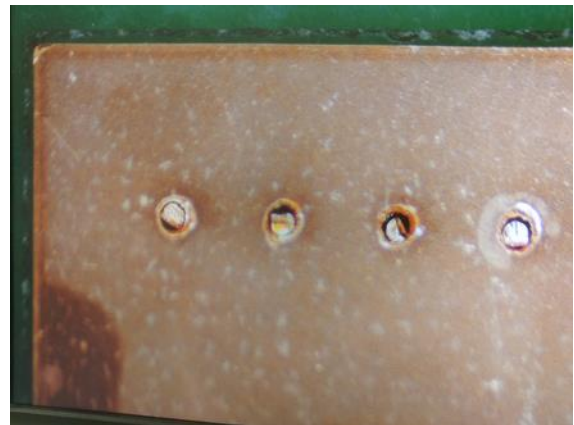


Abb. 47: Nadeln in thermischen Vias

Das Trennen der einzelnen Glas-Interposer aus dem 6"-Glaswafer (Material: D 263) hatte FhG-IZM nach der Kupferbeschichtung durch Laserperforation durchgeführt.

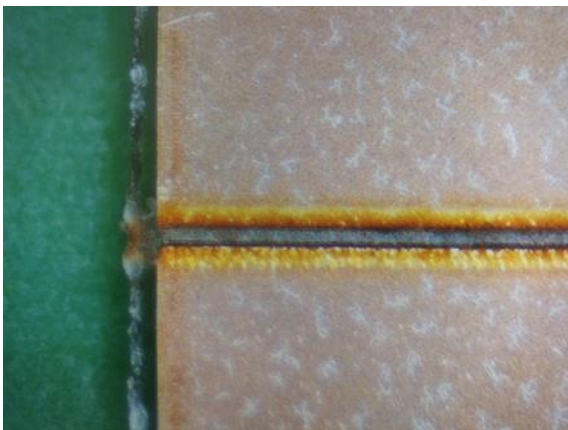


Abb. 48: Laser-Rille zur galvanischen Trennung; Hahn-Schickard

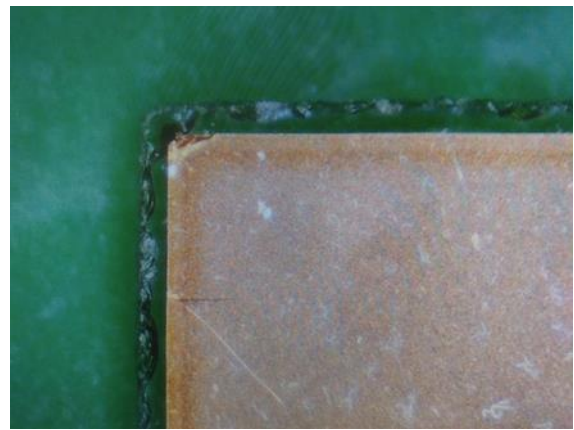


Abb. 49: Lasergeschnittenes Glassubstrat, FhG-IZM

Um den Glas-Interposer zu befestigen und zu kontaktieren, war ein erneuter Lötvorgang erforderlich, für den wiederum Lotpaste aufgebracht wurde. Diesmal jedoch nicht durch Rakeln, sondern durch Dispensen auf die Via-Öffnungen, wobei so wenig aufgebracht werden musste, dass nur kleine Bereiche der Kupferoberfläche abgedeckt würden; vgl. Abb. 50 und 51.

Eine zu großflächige Benetzung hätte das zentrale Thema des Projekts, nämlich die Wärmeleitung der Beschichtung zu erforschen, in Frage gestellt.

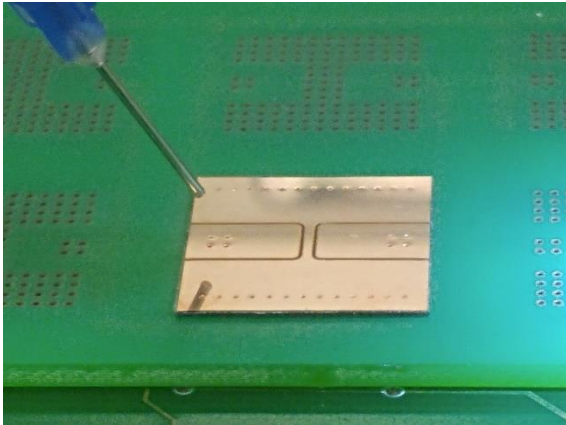


Abb. 50: Dispenser-Nadel

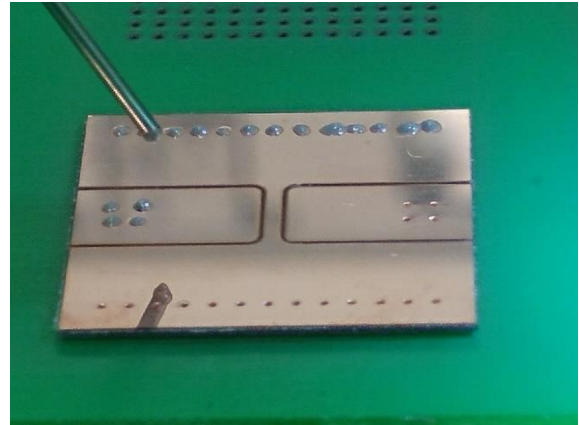


Abb. 51: Lotpastendepots auf dem Interposer

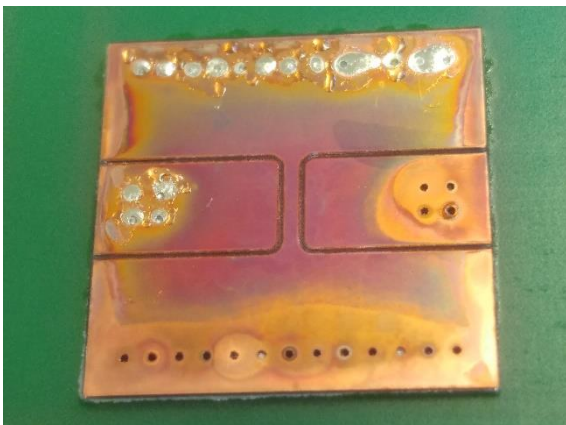


Abb. 52: Durch Lötten befestigter Glas-Interposer

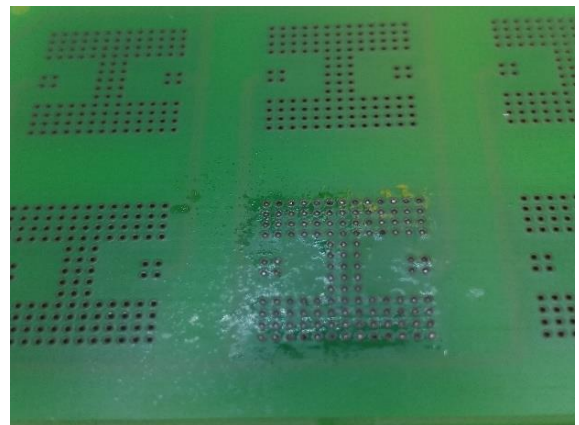


Abb. 53: Probleme auf der Substratrückseite

Die Abb. 52 und 53 verdeutlichen, dass der Interposer auf das Substrat gelötet werden konnte, aber Beeinträchtigungen auf beiden Seiten auftraten. Das Lötten fand innerhalb von 10 Sekunden bei 250 °C auf einer offenen Heizplatte statt, wobei der Benetzungsvorgang direkt visuell beobachtet wurde. Die Vorderseite lief durch Oxidation an Luft an, so dass vergleichende Infrarotmessungen erschwert werden, und auf der Rückseite trat Lot aus, weil es erneut über seine Liquidustemperatur erwärmt worden war.

Daher fanden weitere Versuche mit Leitlebung durch den silbergefüllten Epoxydklebstoff „EPO-TEK®H 20 E“ statt. Abb. 54 und 55 verdeutlichen, dass das Aufbringen auf die Vias bedeutend rascher ausführbar ist als das Einsetzen von Nadeln, wobei in Kauf genommen wird, dass nun keine seitliche Fixierung mehr

gegeben war. (Auch das Lötten hätte ohne Nadeln wiederholt werden können, aber wegen der Oxidation auf der Kupferoberfläche wurde darauf verzichtet).

Leitkleben fand auch auf der Rückseite statt, um die Kühlkörper anzubringen. Dabei waren jedoch die thermischen Vias hinderlich, da sie mit dem metallischen Kühlkörper in Berührung gekommen wären. Um keine Aussparungen fräsen zu müssen, wurde ein isolierender Sekundenkleber, Abb. 55, aufgesetzt.

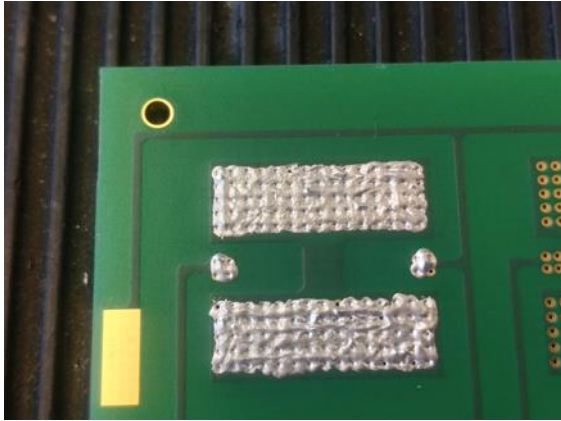


Abb. 54: Leitfähiger Klebstoff auf der Vorderseite

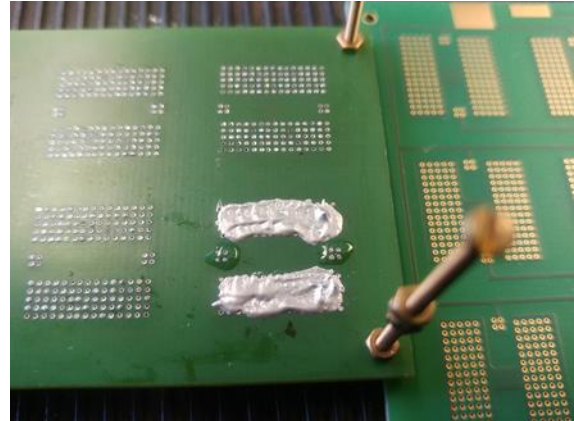


Abb. 55: Leitfähiger und isolierender Klebstoff auf der Rückseite

Auf der Vorderseite war leitfähiges Kleben auch auf den elektrischen Vias erwünscht, weil dort die Kontakte zu den elektrischen Vias des Glas-Interposers hergestellt werden mussten. Der Interposer war auch auf der Unterseite mit den isolierenden Rillen versehen, was ein genauer Blick auf Abb. 47 zeigt, denn dort ist der Interposer transparent bis zum PCB-Substrat. Der Anritzprozess durch ansatzweises Laserschneiden war also auf beiden Seiten ausgeführt worden.

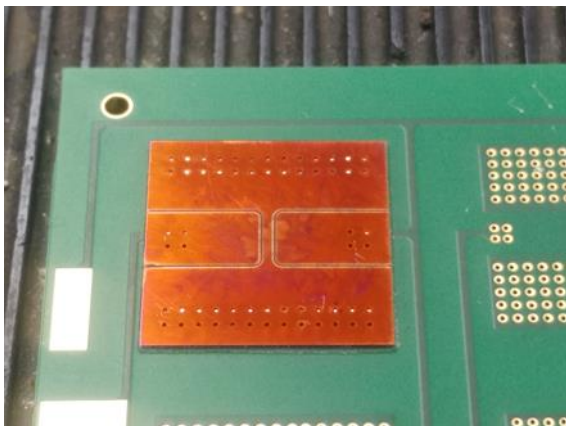


Abb. 56: Aufgeklebter Glas-Interposer, vgl. Abb. 54

Abb. 56 zeigt Abb. 54 nach Aufsetzen und Aushärten des Glas-Interposers, 45 Minuten bei 90 °C auf offener Heizplatte. Im Vergleich zum Lötvorgang war die Temperatur wesentlich geringer, und es hat, trotz der wesentlich längeren Dauer keine Beeinträchtigung der zu beobachtenden Metalloberfläche gegeben.

Es musste nur die manuell aufgetragene Menge so bemessen werden, dass sie keine Kurzschlüsse durch Flachpressen hervorruft und nicht aus den Vias des Interposers überquillt. Beides konnte mit den Kupfer-beschichteten Interposern erreicht werden, und es wurde auch bei weiteren Exemplaren angewandt, die beim Projektpartner BUT mit zusätzlichen DLC-Schichten besputtert worden waren. Die Frage, ob Kohlenstoff auch innerhalb der Vias abgeschieden wurde, war hier wegen der Leitfähigkeit zweitrangig.

AP 5.3 Assembly process of test chips and glass-interposers on PCB and its optimization

Das Aufbringen schwerer, metallischer Kühlkörper, sog. „Heat Sink“, auf der Substratunterseite erfolgte ebenfalls mit silbergefülltem Epoxyd-Leitklebstoff „EPO-TEK H 20 E“. Die Kühlkörper sind massive quaderförmige Aluminiumblöcke der Abmessung 17x17x4 mm³, die jeweils 25 zylindrische Fortsätze, ebenfalls aus Aluminium, von 17 mm Länge und 2 mm Durchmesser haben. Letztere wirken wie Kühlrippen und gestatten Strömungen.

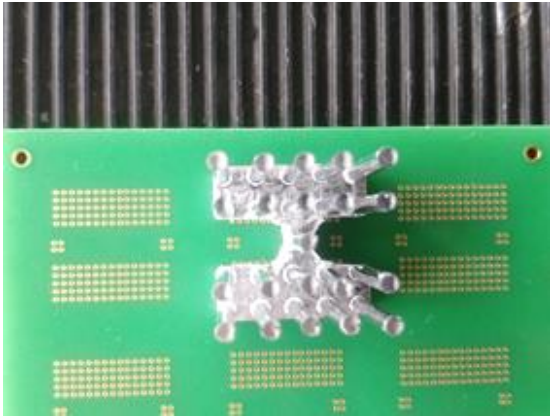


Abb. 57: Gefräster Heat-Sink an der Unterseite

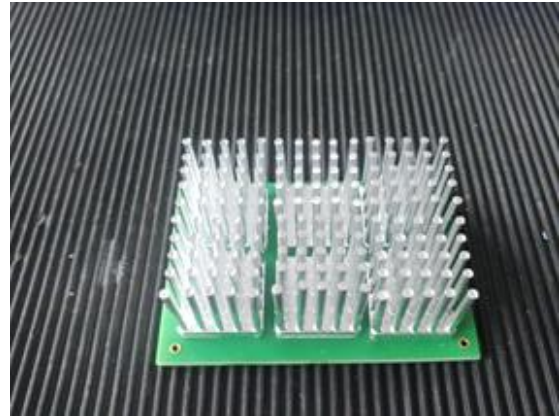


Abb. 58: Ungefräste Heat Sinks auf der Unterseite

Wie bereits aus Abb. 55 hervorgeht, konnte durch Aufbringen eines isolierenden Sekundenklebers vermieden werden, die Heat Sinks mit Aussparungen zu versehen, vgl. Abb. 57. Diese Aussparungen nahmen auch 4 von den 25 Kühlzylindern weg und verringerten so die Kühlleistung. Abb. 58 verdeutlicht anhand der komplett bestückten Unterseite, dass ohne Aussparungen der vorhandene Raum für die Kühlung besser genutzt wird.

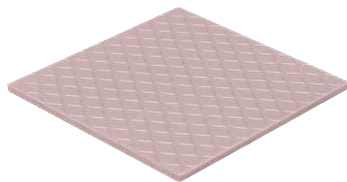


Abb. 59: Beidseitige Klebefolie

Zusätzlich wurden beidseitig klebende Folien, sog. „Minus Pad 8“ des Typs „TG-MP8-30-05-1“ beschafft; Abmessung: 30 x 30 x 0,5 mm³. Somit konnten jeweils vier Quadrate von 15 mm ausgeschnitten werden, passend zu den Interposern. Sie hielten nicht gut auf den schweren Heat Sinks, wurden aber für Klebeversuche am Interposer sowie an der Heat Source, dem SMD-Widerstand, eingesetzt, s.u.

Da das Anbringen der Kühlkörper ein zusätzlicher Montageschritt ist, wurde angedacht, diesen Schritt mit der Via-Kontaktierung zu kombinieren. Anlässlich eines Besuchs von Herrn Arkadiusz Janiszewski, Fa. „Fluence sp.o.o“, Warschau, bei Hahn-Schickard am 23. 1. 2024 wurde einige denkbare Alternativen mit gesonderten Laserbohrungen in temporären Hilfshalterungen sowie 3 D-Drucke besprochen. Es

entstand die Idee, anstelle der mühsam zu handhabenden Kupfernadeln besondere Kühlkörper aus Kupfer anzufertigen, die bereits ein passendes Nadel-Array auf ihrer Oberfläche tragen. Dadurch hätte sich die Möglichkeit ergeben, die Kühlkörper wie in herkömmlicher Einsteck-Montage von unten in die PCB-Leiterplatte einzusetzen und danach die Interposer ebenso von oben. Die Abb. 60 und 61 verdeutlichen diesen Ansatz:

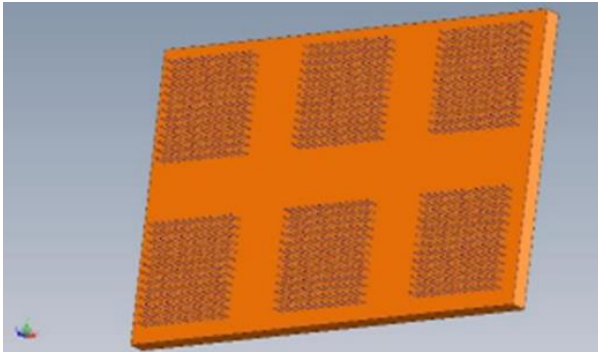


Abb. 60: Nadelarray aus Kupfer, passend zur PCB-Platine

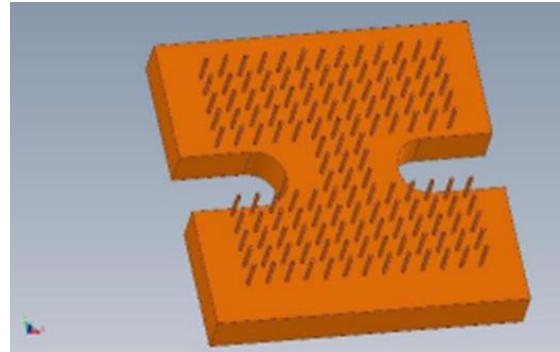


Abb. 61: Vereinzelt und nachbearbeitetes Nadelarray

Rasch wurde das Gesamt-Array wie in Abb 60 als ungünstig verworfen, da es einen unnötigen Vereinzlungsschritt erfordert hätte. Jedoch wurden auch die Einzelarrays gemäß Abb. 61 nicht verwirklicht, da zwei Gründe entgegenstanden: Schwierigkeiten bei der mechanischen Fertigung und ungünstiger thermischer Mismatch bei der Erwärmung. Als mechanische Fertigung kamen drei Varianten in Frage:

- Direktes mechanisches Fräsen aus dem vollen Kupfer-Halbzeug: Hier stand die filigrane Geometrie der Nadeln entgegen, die nur 0,2 mm dick, aber 2 mm lang gefertigt werden sollten. Dieses allein wäre schon anspruchsvoll gewesen, aber es kam ja noch der 800- μ m-Pitch hinzu, so dass ein Fräswerkzeug von nur 600 μ m Durchmesser (oder noch kleiner) nötig gewesen wäre, um die Zwischenräume zu zerspanen. Dabei hätten die Späne so beseitigt werden müssen, dass keinerlei Verbiegen auftritt. Wohlgedenkt: Schon eine einzige verbogene Nadel hätte das Aufsetzen der PCB-Leiterplatte verhindert! Somit galt dieser Fräsvorgang als zu schwierig.
- Anfertigen mit Hilfe der Wafersäge war denkbar, weil die Sägeblätter hinreichend dünn sind, um diese Zwischenräume zu zerspanen und weil die Nadeln in einer kartesischen Anordnung stehen, so dass ein direktes Durchfahren möglich ist. Auch die Tiefe von 2 mm ist reproduzierbar. Jedoch ist die Zerspanungsbreite mit etwa 200 μ m so gering, dass jeder Zwischenraum mindestens drei „Fahrten“ erfordert hätte, d.h. in der praktischen Durchführung, die einen Überlapp erfordert, vier. Dann hätte es sehr schmale „Wände“ aus 400 μ m dünnem Kupfer gegeben, die längs weiter zerspannt werden müssten. Hier war ein gravierendes Ausweichverhalten zu erwarten, das eine reproduzierbare Geometrie verhindert, d.h. es hätte zusätzlichen Entwicklungsbedarf für einen passenden Sägeprozess gegeben. Zudem wäre dieser zeitraubend geblieben; also schied auch Wafersägen hier aus.

- 3 D-Drucke aus Metall wären möglich gewesen, wobei Aluminium derzeit besser als Kupfer gedruckt werden kann. Mit Auflösungen ab etwa 70 μm hätten Nadeln direkt gesintert werden können, wenn auch in etwas geringerem Durchmesser, um hinsichtlich der Toleranzen „auf der sicheren Seite“ zu sein. Mit aufwändigeren Metallsinter-Verfahren, deren Auflösung bis auf 0,2 μm reicht, wäre die Geometrie realisierbar gewesen. Nach dem aktuellen Stand der Technik ist diese Art der Herstellung eines Nadel-Arrays sehr kostspielig und zeitaufwändig und nur für ausgesprochene Spezialanwendungen denkbar. Auch dies wurde verworfen.

Das eigentliche K.o.-Kriterium für diese Nadelarrays besteht aber in der thermischen Ausdehnung. Selbst bei rationeller Fertigung und problemloser Montage hätten bei starken Temperaturdifferenzen hohe mechanische Spannungen entstehen können. Kupfer hat einen Ausdehnungskoeffizienten von 16,5 ppm/K, FR4 etwa 50 bis 70 ppm/K; Pyrexglas nur 3,3 ppm/K. Dabei ist die Länge der beteiligten Bauelemente wichtig, weil dieser Ausdehnungskoeffizient die relative Längenausdehnung nennt; die absolute aber das Produkt mit der vorhandenen Länge ist.

Obwohl die Kombination Kupfer auf FR4 alltäglich und millionenfach bewährt ist, sind auch hier thermische Mismatch-Probleme an Vias bekannt, wenn diese zu lang oder mit zu hohen Temperaturgradienten beaufschlagt sind. Hier aber wäre ein flächiger Kühlkörper hinzugekommen, bei dem die Nadeln bis zu 13 mm weit auseinander stehen. Bei einer Temperaturdifferenz von 100 K hätte dies theoretische Positionsdifferenzen von bis zu 70 μm bedeutet, d.h. es war ein Abscheren einzelner Nadeln zu erwarten. Im Bereich des Interposers wäre nur etwa 20 μm Positionsdifferenz aufgetreten, was aber auch zu groß ist, wenn eine stabile Löt- oder Klebeverbindung bestehen muss. Hier war ein Zerspringen des Glases sowie ein Verbiegen von Nadeln zu erwarten. Insgesamt also wurde auf besondere Nadelarrays verzichtet.

Abb. 62: Ansicht des SMD-Widerstands

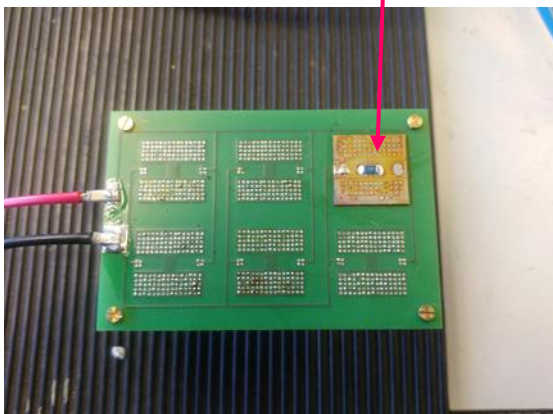


Abb. 63: SMD-Widerstand auf dem Glas-Interposer

Erste Aufnahmen am GINCO-Glas-Interposer fanden mit Hilfe eines Ohmschen SMD-Widerstandes mit 39Ω statt, Baugröße 1206, dessen Enden auf die elektrischen Bereiche gelötet waren, so dass er den zentralen Bereich, der zum thermischen Bereich gehört, überbrückt.

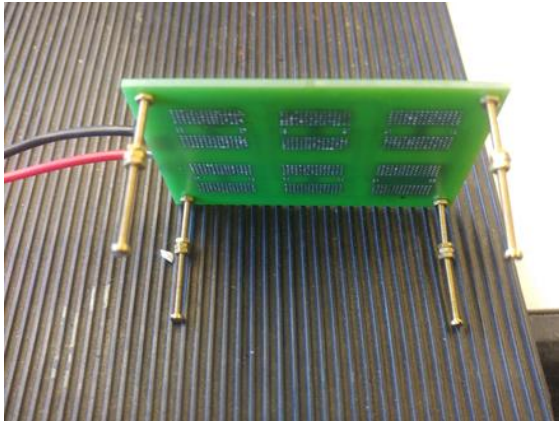


Abb. 64: Wie Abb. 63, Unterseite des PCB-Substrats; noch ohne Heat Sink

Durch Anlegen verschiedener Gleichspannungen über die beiden angelöteten Kabel, links in den Abb. 63 und 64, erzeugte der SMD-Widerstand in der Mitte des Glas-Interposers Ohmsche Wärme. Die beiden folgenden Abbildungen verdeutlichen, dass der Interposer – wie beabsichtigt - eine seitliche Wärmespreizung erzeugt, vgl. Abb. 66.

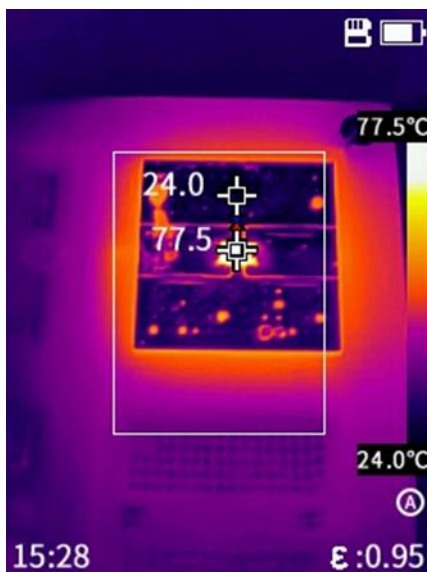


Abb. 65: Glas-Interposer bei 4,5 V

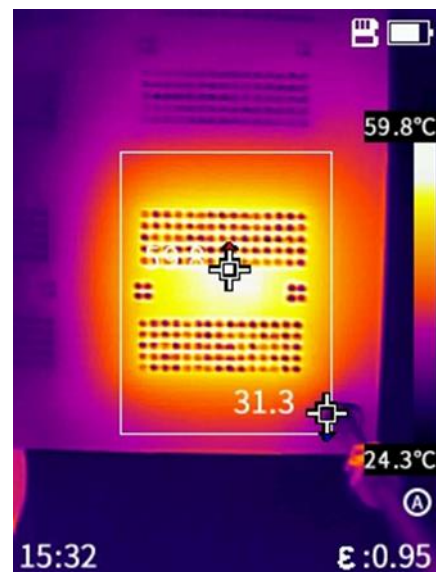


Abb. 66: Wie Abb. 65, Rückseite ohne Heat Sink

Um den Einfluss des Heat Sinks zu quantifizieren, wurde die Wärmespreizung gemäß o.g. Abbildungen 63 bis 66 bei fünf verschiedenen Gleichspannungen durchgeführt, dann – nach Aufkleben des Heat-Sinks – wiederholt. In der Tabelle in Abb. 67 steht „T_{RES}“ für die Temperatur des SMD-Widerstandes, den die Kamera aus dem Bild nennen kann. „T_{BACK}“ ist die Temperatur des gegenüberliegenden, zentralen Punktes auf der Rückseite des PCB-Substrats.

U [V]	I [A]	T _{RES} [°C]	T _{BACK}	T _{RES} [°C]	T _{BACK}
4,0	0,1	65	43	58	31
4,5	0,11	77	53	67	33
5,0	0,12	92	56	74	36
5,5	0,14	110	64	93	39
6,0	0,15	133	71	99	41
6,9	0,17	Not applied		133	53

Abb. 67: Tabelle zum thermischen Einfluss des Heat Sinks (blau: ohne; rot: mit Heat Sink)

Bei allen Gleichspannungen bis 6 V brachte der Heat Sink deutlich niedrigere Temperaturen. Oberhalb 6 V wurde noch getestet, bei welcher Spannung der Widerstand wieder 133 °C erreicht, weil noch das zeitliche Abkühlverhalten gemessen wurde.

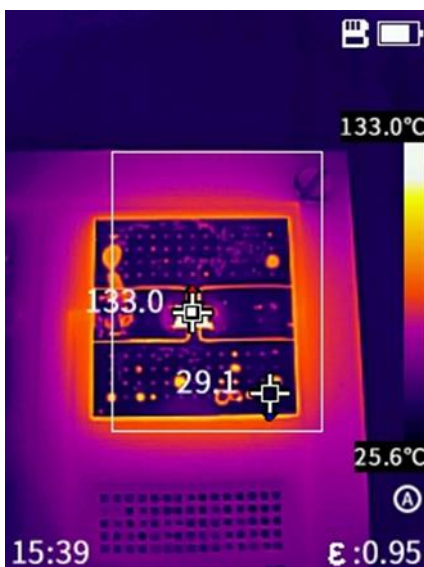


Abb. 68: Heat Source bei 133 °C

30 sec. after Switch-off	
Bare	Heat sink
T ₀ = 133 °C	T ₀ = 133 °C
T _{30s} = 58 °C	T _{30s} = 49 °C
P = 0,9 W	P = 1,17 W
R = 39 Ω	

Abb. 69: Abkühlverhalten ohne und mit Interposer

Die Tabelle in Abb. 69 zeigt, welche Temperatur 30 Sekunden nach Ausschaltung der Ohmschen Heizung am SMD-Widerstand herrscht und dass der Heat Sink eine raschere Abkühlung bringt. Zudem war eine höhere Leistung erforderlich gewesen, um 133 °C zu erreichen, da der Heat Sink auch während der konstanten Leistung eine erhöhte Wärmeabfuhr bewirkt hatte.

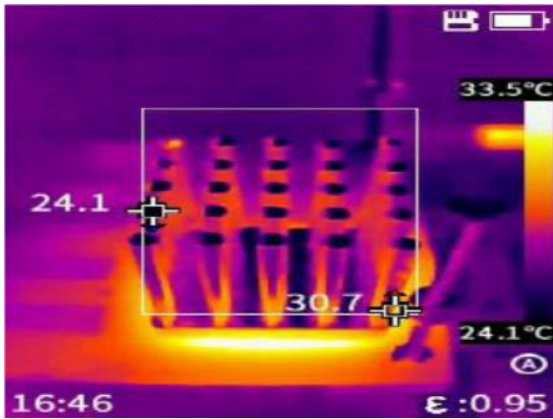


Abb. 70: Wärmebild des Heat Sinks

Der Heat Sink selber blieb bei relativ niedrigeren Temperaturen; 31 °C am Quader, 24 °C, nahezu Umgebungstemperatur, an den Zylinderenden. Er kann bedeutend höhere Wärmeleistungen bewältigen.

Zudem wurden Wärmebilder eines Kurzschlusses aufgenommen, der elektrisch dem SMD-Widerstand parallel geschaltet war, d.h. direkt durch die Kupferschicht des Interposers verlief. Dadurch floss fast kein Strom mehr durch den Widerstand, sondern nur durch die zum Interposer führenden Leiterbahnen und die Interposerbeschichtung. Die folgenden Abbildungen 71 und 72 zeigen, dass die Leiterbahnen einen deutlich höheren Widerstand als die Beschichtung haben und daher die Leistung, mit 11 Watt auf etwa das Zahnfache von Abb. 69 angestiegen, hauptsächlich in den Leiterbahnen umgesetzt wurde. Abb. 71 verrät durch das scharfe Wärmebild, dass die Leiterbahn knapp unterhalb der Oberfläche verläuft. Abb. 72 zeigt die Rückseite, wo die Wärme bereits stärker lateral verteilt ist. Jedoch konnte der Interposer dort immer noch wirksam werden, da er die niedrigeren Temperaturen, die ihn erreichten, seitlich verteilt hat. Seine quadratische Form erscheint noch in Abb. 72.

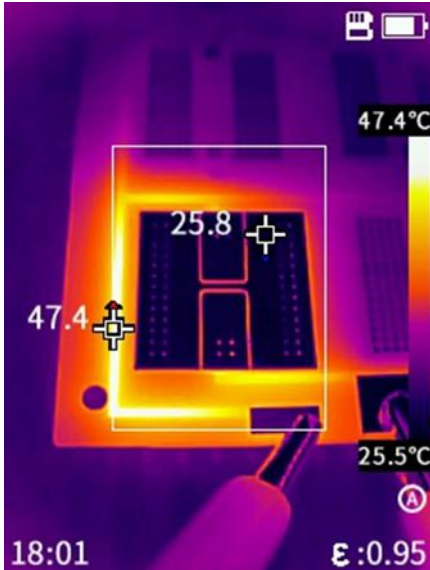


Abb. 71: Wärmebild bei Kurzschluss; 11 Watt

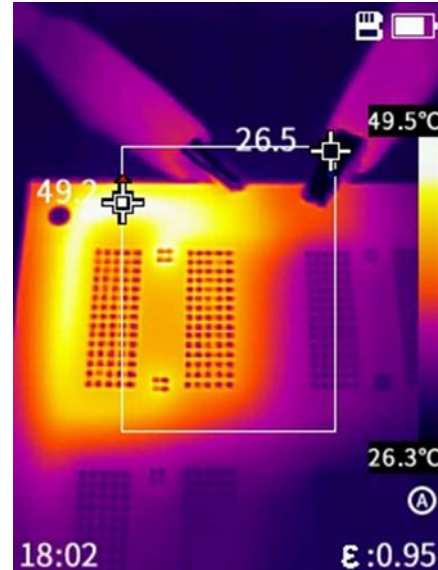


Abb. 72: Wie Abb. 71, Rückseite des PCB-Substrats

Nach diesen Vorarbeiten führte Hahn-Schickard vergleichende Messungen an den Kupfer- und den Kupfer-Kohlenstoff-Schichten durch. Hierzu war ein Teil der Kupfer-beschichteten Glas-Interposer zum Projektpartner BUT gesandt und dort mit den

Kohlenstoffschichten besputtert worden. Nach deren Rückkehr wurden je drei auf ein PCB-Substrat geklebt, wobei drei identische ohne Kohlenstoff auf die gegenüberliegenden Positionen kamen.

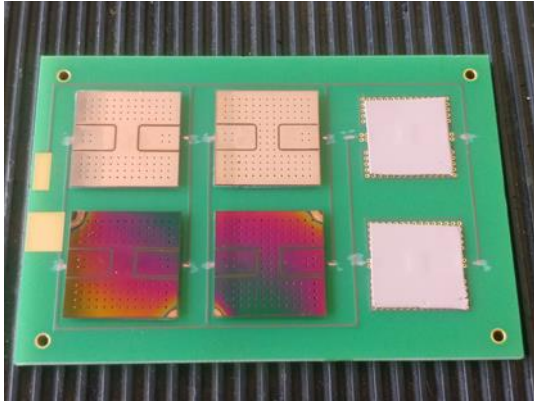


Abb. 73: Glas-Interposer, Befestigung mit beidseitiger Klebefolie gemäß Abb. 43

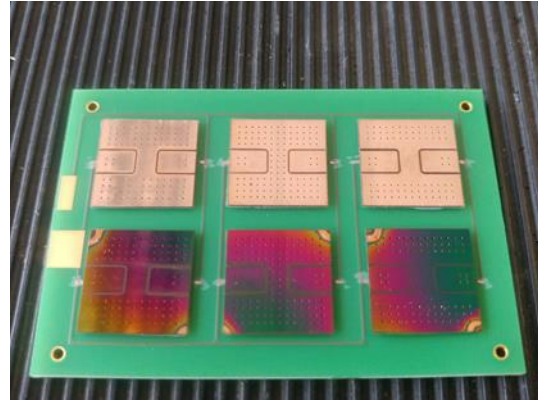


Abb. 74: Wie Abb. 73, vervollständigt: obere Reihe: nur Cu; untere: Cu + C

Anschließend gab es zwei Varianten der Kontaktierung der Wärmequelle:

- Aufkleben mit weiterer beidseitiger Klebefolie und Leitkleben
- Löten

Ein genauerer Blick auf Abb. 73 und 74 lässt erkennen, dass die Laserstrukturierung zur galvanischen Trennung einen breiteren Bereich in der Mitte für die thermischen Vias bereitgestellt hat. Somit wurden zwei SMD-Widerstände hintereinander geschaltet, um den thermischen Bereich zu überbrücken.

Wegen der leitfähigen Enden der SMD-Widerstände war in der Mitte eine elektrische Isolierung erforderlich, die durch kleinteilig zugeschnittene beidseitige Klebefolie erreicht wurde, Abb. 75.

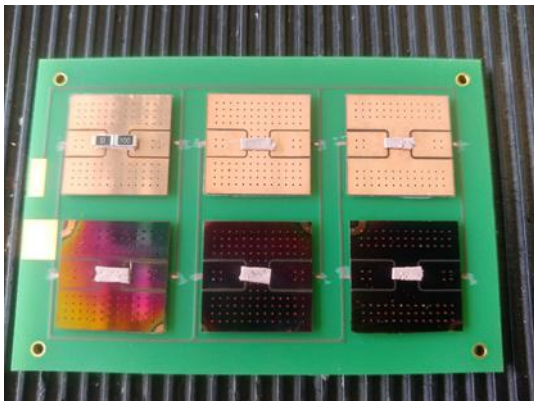


Abb. 75: Kleinteile aus beidseitiger Klebefolie zur Befestigung der SMD-Widerstände

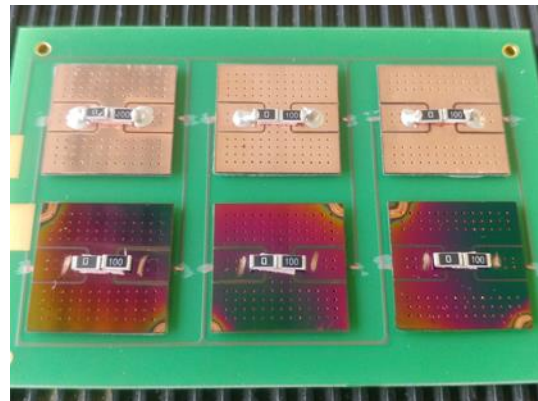


Abb. 76: Wie Abb. 75; vervollständigt durch je zwei SMD-Widerstände und Leitkleber

Abb. 77 und 78 zeigen den im Projekt zu erforschenden thermischen Vergleich beider Beschichtungen. Um den Einfluss von Leiterbahnwiderständen geringer zu halten, wurden 12 V angelegt, was aber Heizwiderstände von 100 Ω erforderte, um auf einen Wert von etwa 1,4 W je Interposer zu kommen. Gemäß der vorangegangenen Messungen waren damit Chiptemperaturen von etwa 160 $^{\circ}\text{C}$ zu erwarten. Hierzu war jeweils ein 100- Ω -Widerstand mit einem 0- Ω -Widerstand in Reihe geschaltet worden, so dass ersterer in den Wärmebildern etwas heller erscheint.

Die folgenden Abbildungen entstanden 20 Sekunden nach dem Ausschalten, damit keine stationäre Wärmeströmung beobachtet wird, sondern das Wirken der seitlichen Wärmespreizung während einer Abkühlphase.

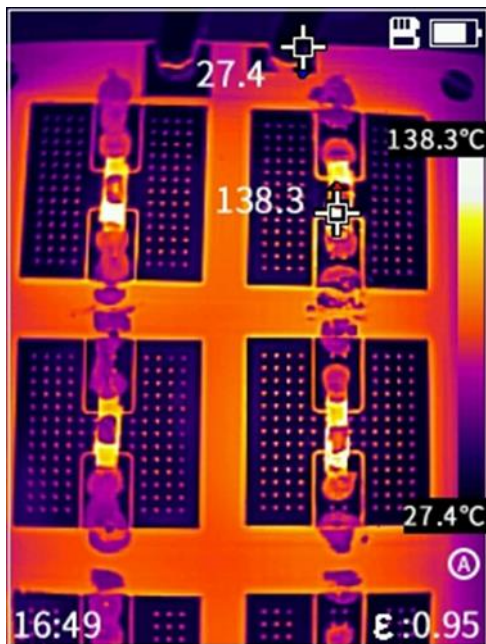


Abb. 77: Chip-Temperatur auf Cu-beschichtetem Interposer

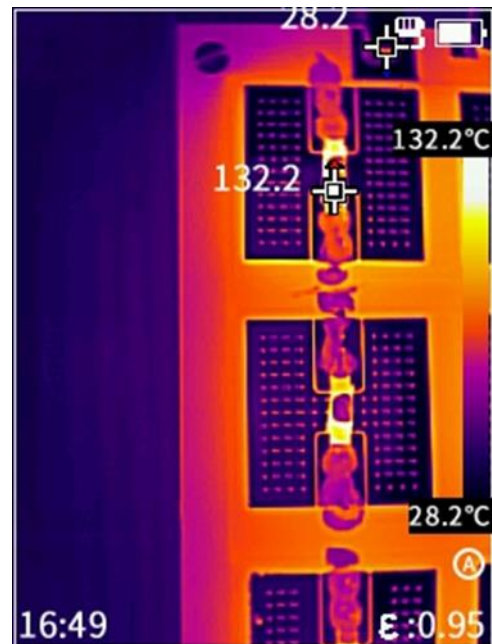


Abb. 78: Chip-Temperatur auf Cu/C-beschichtetem Interposer

Der Vergleich von Abb. 77 und 78 zeigt, dass die zusätzliche Kohlenstoffschicht eine raschere Abkühlung des Chips bringt (ca. 6 K) und im Randbereich des PCB-Substrats eine geringfügig höhere Temperatur (0,8 K, was jedoch innerhalb der Messgenauigkeit fraglich ist). Dies weist auf einen verbesserten Wärmetransfer hin.

Der Vergleich wurde mit Lötverbindungen wiederholt, wobei wieder manuelles Via-Filling mit SAC-305-Lotpaste stattfand:

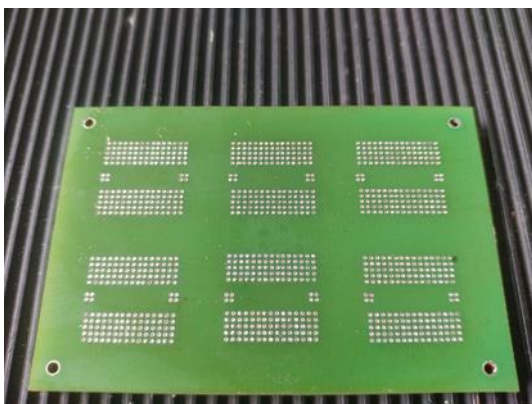


Abb. 79: PCB-Substrat mit SAC-305-Via-Filling



Abb. 80: Wie Abb. 79 mit Glas-Interposer und SMD-Widerständen

Die folgenden Wärmebilder ergaben hierzu fast keine Unterschiede. 20 Sekunden nach dem Ausschalten lag bei Cu eine Chip-Temperatur von 72,0 °C vor; bei der Cu/C-Beschichtung 72,4 °C, praktisch die gleiche. Beide aber waren bedeutend geringer als die 132 °C bzw. 138 °C, die bei Kontaktierung durch die beidseitige Klebefolie vorlagen. Ursache ist, dass hier ein Leitkleben auf SAC-305-gefüllte Vias verwendet wurde, was eine bedeutend bessere Wärmeleitung zum Heat Sink hat. Diese dominierte offenbar, so dass die gesuchten Unterschiede aufgrund der Beschichtungen nicht mehr erkennbar waren.

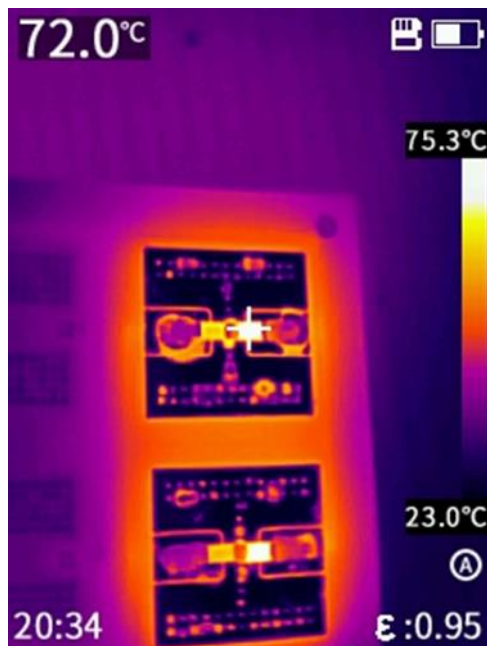


Abb. 81: Chip-Temperatur auf Cu-beschichtetem Interposer

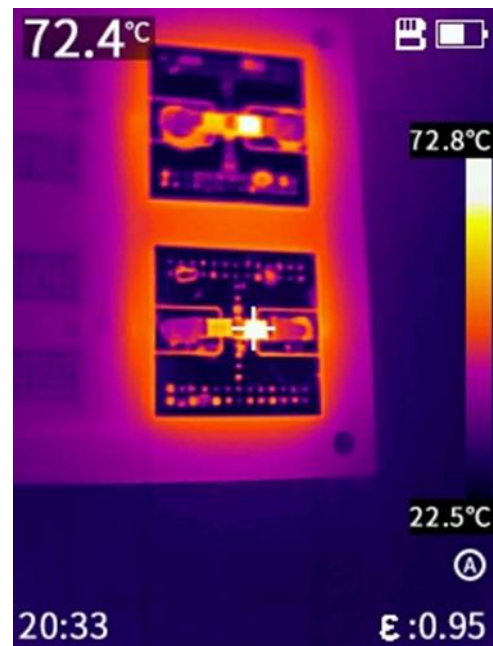


Abb. 82: Chip-Temperatur auf Cu/C-beschichtetem Interposer

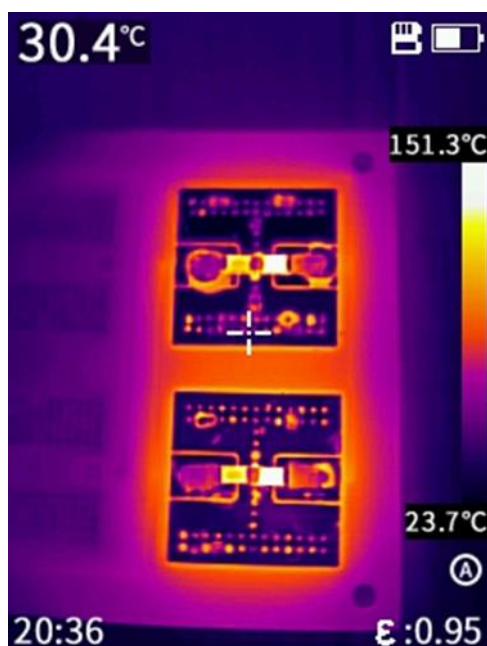


Abb. 83: Nach 80 Sekunden Abkühlzeit

Nach 80 Sekunden Abkühlzeit erscheint die Wärmespreizung im unteren Bereich von Abb. 83, wo die Kompositbeschichtung Cu/C liegt, geringfügig breiter als oben beim Cu. Dies ist jedoch nicht eindeutig genug, so dass weitere Messungen bei der Fa. budatec, Mitglied im Projektbegleitenden Ausschuss, ausgeführt wurden.

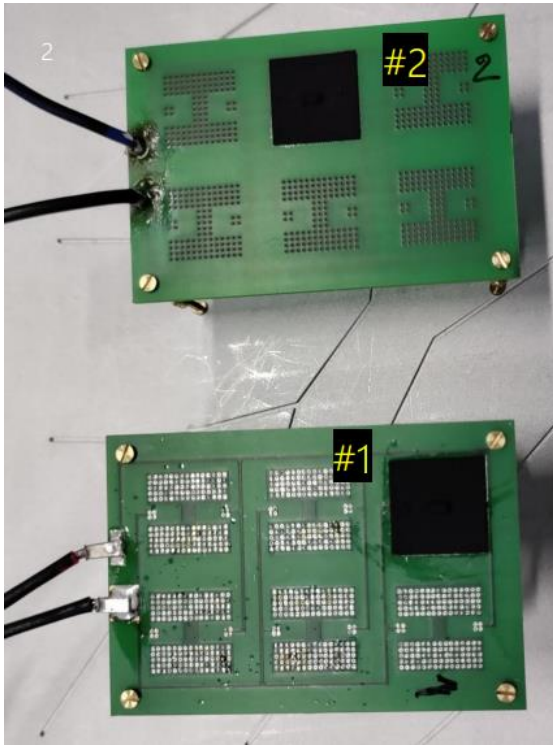


Abb. 84: Vergleichende Samples bei Fa. budatec

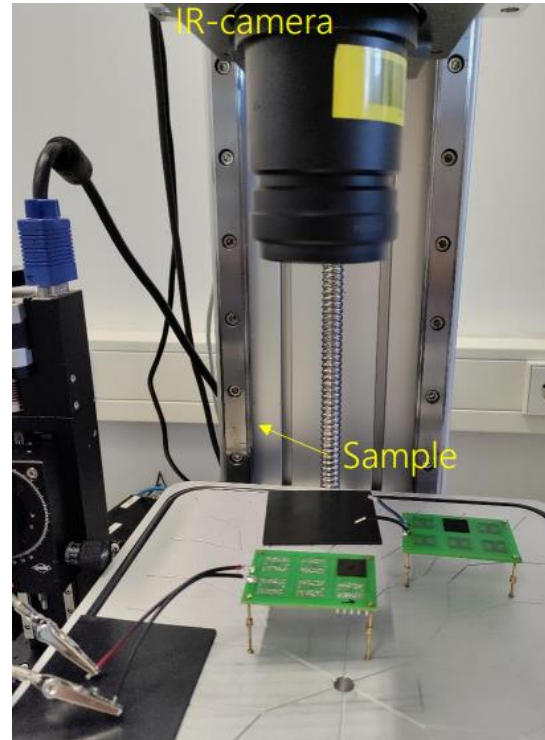


Abb. 85: Gleichzeitige Infrarotbeobachtung bei der Fa. budatec

In Abb. 84 bezeichnet „#1“ das Komposit aus Cu/C; „#2“ steht für Cu allein.

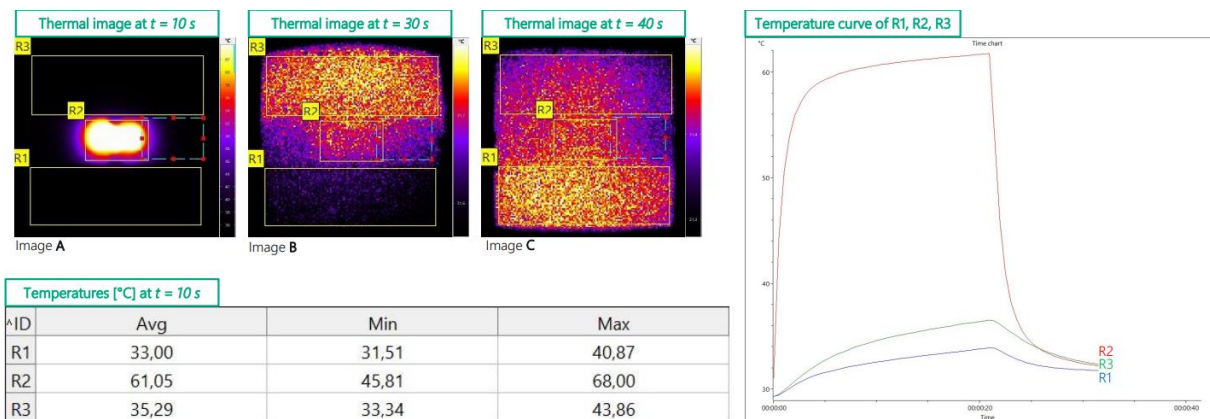


Abb. 86: Temperatur-Zeit-Verlauf am Komposit Cu/C

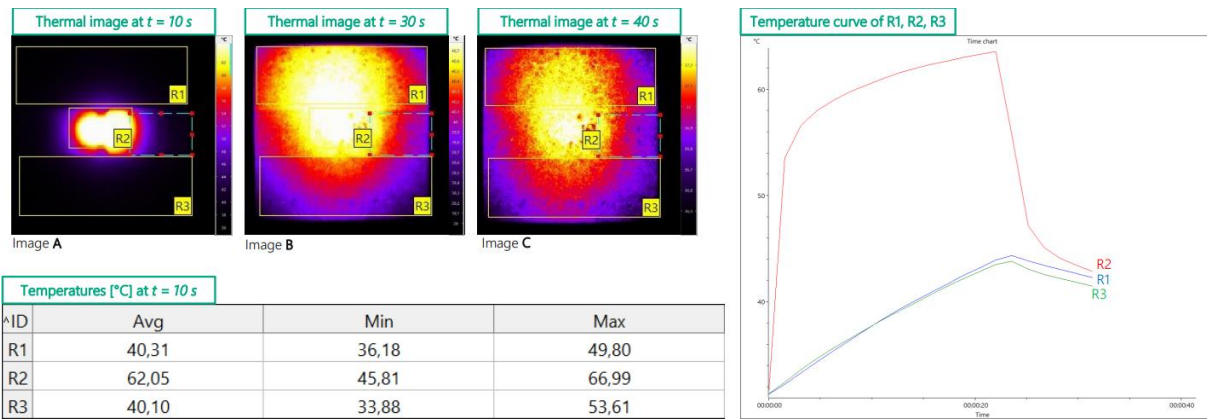


Abb. 87: Temperatur-Zeit-Verlauf an Cu-Schicht

In den Abb. 86 und 87 sind jeweils drei verschiedene Temperatur-Zeit-Verläufe enthalten. „R1“ bezeichnet die Position des Chips, „R2“ die oben liegende Fläche, „R3“ die untere. Das Komposit zeigt einen schnelleren Anstieg sowie eine raschere Abkühlung als Kupfer allein, wobei allerdings beim Komposit eine zeitliche Asymmetrie von oben nach unten beobachtet wurde. Zudem führte die Fa. budatec Frequenzmessungen mit Lock-In Thermographie aus:

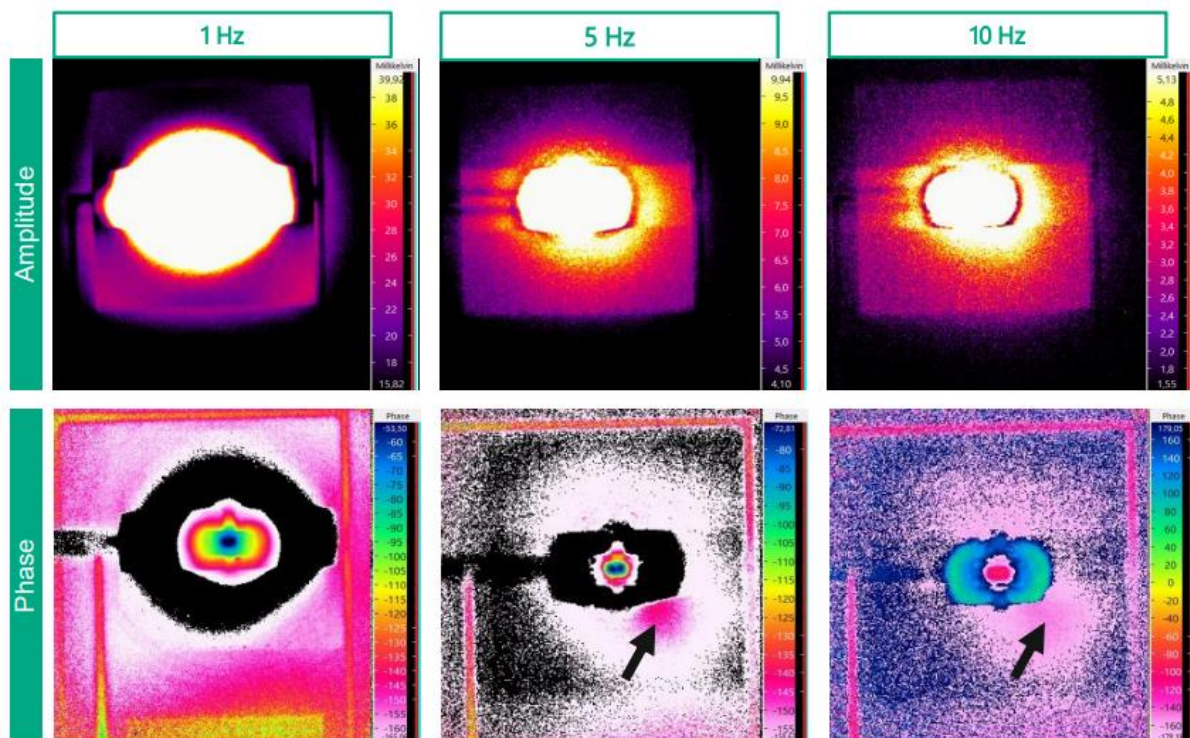


Abb. 88: Amplitude und Phase bei 1; 5; 10 Hz am Cu/C-Komposit

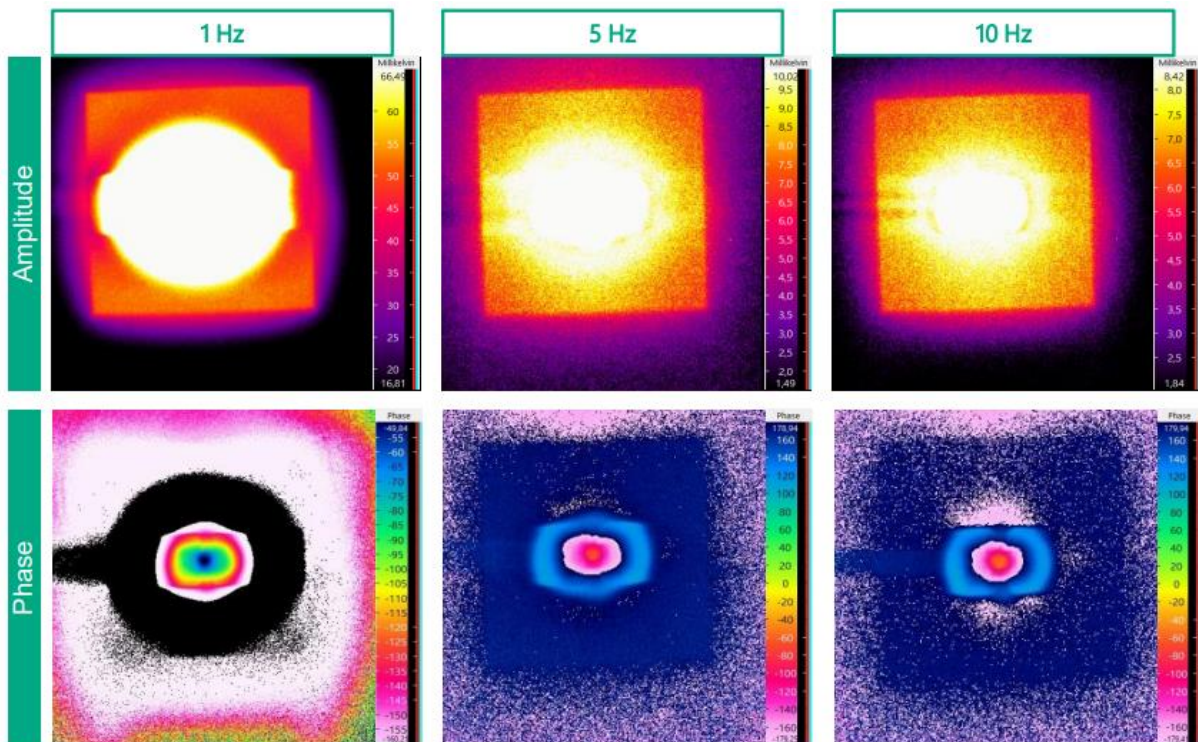


Abb. 89: Amplitude und Phase bei 1; 5 10 Hz an der Cu-Beschichtung

Beim Komposit wurde eine Inhomogenität im Phasenbild beobachtet, vgl. Pfeile in Abb. 88. Die Cu-Beschichtung hatte keine Anomalie. Auch ist ihr Amplitudenbild homogener.

Zudem wurde das zeitliche Abkühlverhalten beider Schichten direkt aufgezeichnet:

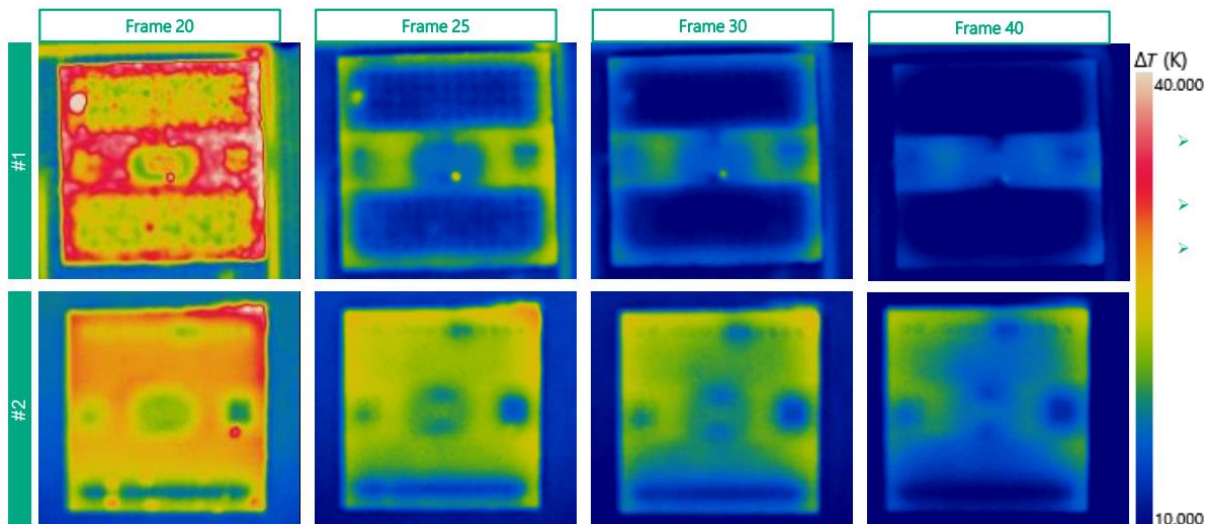


Abb. 90: Raschere Abkühlung des Komposits (obere Reihe) im Vergleich zur Cu-Beschichtung (untere)

Aus Abb. 90 geht eine raschere Abkühlung des Cu/C-Komposits im Vergleich zur alleinigen Kupferbeschichtung hervor, trotz der oben genannten Anomalie im Phasenbild, deren Ursache noch nicht geklärt ist.

Obwohl noch bedeutender Spielraum für weitere Optimierungen besteht, wurde das Projektziel erreicht.

2. Notwendigkeit und Angemessenheit der geleisteten Arbeit

In AP 2 „Interposer Fabrication“ musste Hahn-Schickard herausfinden, ob die bewährten, durch Sputtern auf Pyrexglas aufgetragenen Schichten auch einer erhöhten thermischen Belastung standhalten. Hinzu kamen die im Projekt geforderten Via-Öffnungen, bei denen zunächst unbekannt war, ob die Schichten auch innerhalb dieser Öffnungen mit spezieller geometrischer Ausgestaltung haften bleiben. Dies konnte durch Sputterarbeiten bestätigt werden, und es war Voraussetzung, um dem Projektpartner BUT 15 x 15 mm² ausgesägte Pyrexchips zuzusenden.

In AP 3 hatte Hahn-Schickard Abstimmungsbedarf mit dem Projektbegleitenden Ausschuss. Die Fa. budatec erhielt PCB-Leiterplatten mit verschiedenen beschichteten Interposern, um den Wärmetransfer quantitativ zu vergleichen.

In AP 4 war Hahn-Schickard für Task 4.2 „Heat transport and mechanical properties modelling of the interposer by FEM“ zuständig. „FEM“ ist Abkürzung für „Finite-Elemente-Methode“, d.h. eine numerische Simulationsberechnung, die aber reines Rechenmodell sind und im Zuge der Forschung durch reale Messungen unterstützt werden müssen. Um Verbesserungen des Wärmetransfers zu quantifizieren, waren Infrarotmessungen in Form von Wärmebildern erforderlich, die auch punktuelle Einzel-Temperaturmessungen enthalten. Hahn-Schickard beschaffte eine preisgünstige Wärmebildkamera, um den Zeitaufwand kurz zu halten, obwohl im Projektbegleitenden Ausschuss leistungsfähigere Kameras verfügbar waren.

In AP 5 „Design and Assembly of Test Devices“ musste zunächst eine konkrete geometrische Dimensionierung von Via-Öffnungen erstellt werden, die die Mithilfe von Hahn-Schickard erforderte, weil die zu erforschenden Interposer auch baulich realisierbar sein müssen. Somit war eine Optimierung zwischen den Möglichkeiten der Aufbau- und Verbindungstechnik und den Anforderungen des Wärmetransfers gefragt, und Hahn-Schickard beschäftigte sich zunächst mit Layout-Entwürfen zum Laserbohren in Pyrexwafern.

Nach Abstimmung mit den Projektpartnern mussten umfangreiche Versuche zum Aufbau auf PCB-Leiterplatten und der zugehörigen Anschlüsse getätigt werden, die wegen der thermischen Fragestellung keine Routine-Prozesse waren.

3. Plan zum Ergebnistransfer in die Wirtschaft

Bisher beschränkte sich der Transfer auf Präsentationen der Zwischenergebnisse während der monatlich stattfindenden Projektmeetings.

Geplante Transfermaßnahmen nach Projektende

Aktivität	Inhalt	Projektpartner	Zeit-horizont	Bemer-kungen
Vorträge und Poster-ausstellungen auf Konferenzen	Darstellung von Interposer-Hardware und Wärmetransfer	HS; potenziell Projektpartner		
Wissenschaft-liche Publikationen	Information der wissenschaftlichen Öffentlichkeit; Details der Interposer-Fertigung Messung des Wärmetransfers im realen Einsatz	<u>HS:</u> Interposer <u>Dresden:</u> Analysen <u>Bialystok:</u> Beschichtungen		
Ausstellung von Demonstratoren	Interposer-Hardware mit Funktions-demonstrator und Wärmebildern in Echtzeit	Alle		
Fortsetzung des wissenschaftlichen Feldes in Form von Industrieprojekten	Transfer der wissenschaftlichen Ergebnisse in die Industrie; konkret die Produktion von Interposer-Hardware	Interessent aus der Industrie	Begonnen	
Fortsetzung des wissenschaftlichen Feldes in Form von Drittmittel-Projekten	ALLE	Neuer Ansatz mit BUT und FhG-IKTS	Begonnen	Optische Anwen-dung der Metall-schichten

Hermann Scheithauer

25. 10. 2024